



KAPITAŁ LUDZKI
NARODOWA STRATEGIA SPÓJNOŚCI

UNIA EUROPEJSKA
EUROPEJSKI
FUNDUSZ SPOŁECZNY



„Systemy czasu rzeczywistego” „Systemy operacyjne czasu rzeczywistego”

Prezentacja jest współfinansowana przez
Unię Europejską w ramach
Europejskiego Funduszu Społecznego w projekcie pt.

*„Innowacyjna dydaktyka bez ograniczeń - zintegrowany rozwój Politechniki Łódzkiej -
zarządzanie Uczelnią, nowoczesna oferta edukacyjna i wzmacniania zdolności do
zatrudniania osób niepełnosprawnych”*

Prezentacja dystrybuowana jest bezpłatnie



Politechnika Łódzka

Politechnika Łódzka, ul. Żeromskiego 116, 90-924 Łódź, tel. (042) 631 28 83
www.kapitalludzki.p.lodz.pl



Systemy operacyjne czasu rzeczywistego

Real-time operating systems





System czasu rzeczywistego

Systemem czasu rzeczywistego (ang. real-time system)

nazywamy system, który musi wykonać określone zadania w ściśle określonym czasie.

Poprawność pracy systemu czasu rzeczywistego zależy zarówno od wygenerowanych sygnałów wyjściowych, jak i spełnionych zależności czasowych

System, który nie spełnia jednego lub większej liczby wymagań określonych w specyfikacji nazywany jest systemem niesprawnym





System czasu rzeczywistego

1. Jak szybki musi być układ przetwarzający dane ?
2. Ile sygnałów można przetwarzać jednocześnie ?
3. Obsługa sytuacji wyjątkowych ?

Przykładowe systemy sterujące:

- ★ System realizujący “internetową” sprzedaż biletów lotniczych ?
- ★ System kontrolujący trajektorię lotu samolotu pasażerskiego ?
- ★ System sterujący reaktorem jądrowym ?
- ★ System sterujący rakietą ziemia-powietrze ?
- ★ System władzy sądowniczej ?

Które z nich są systemami czasu rzeczywistego?



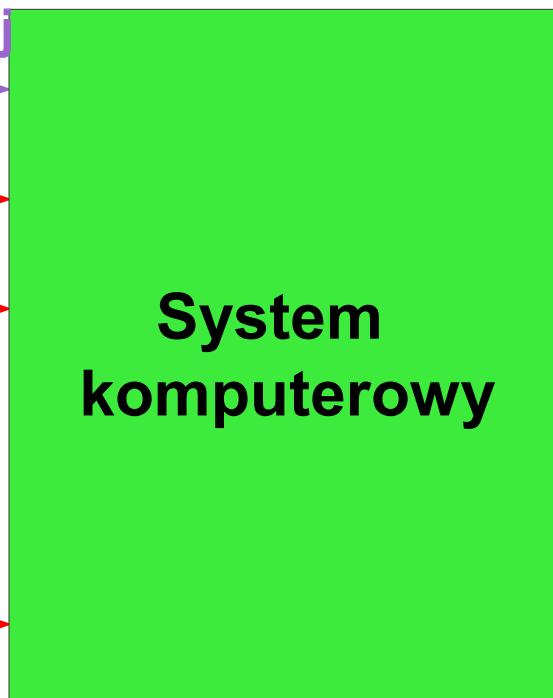
Sygnaly wejściowe

Sygnaly z kamery cyfrowej

Czujnik 1

Czujnik 2

Czujnik n



Sygnaly wyjściowe

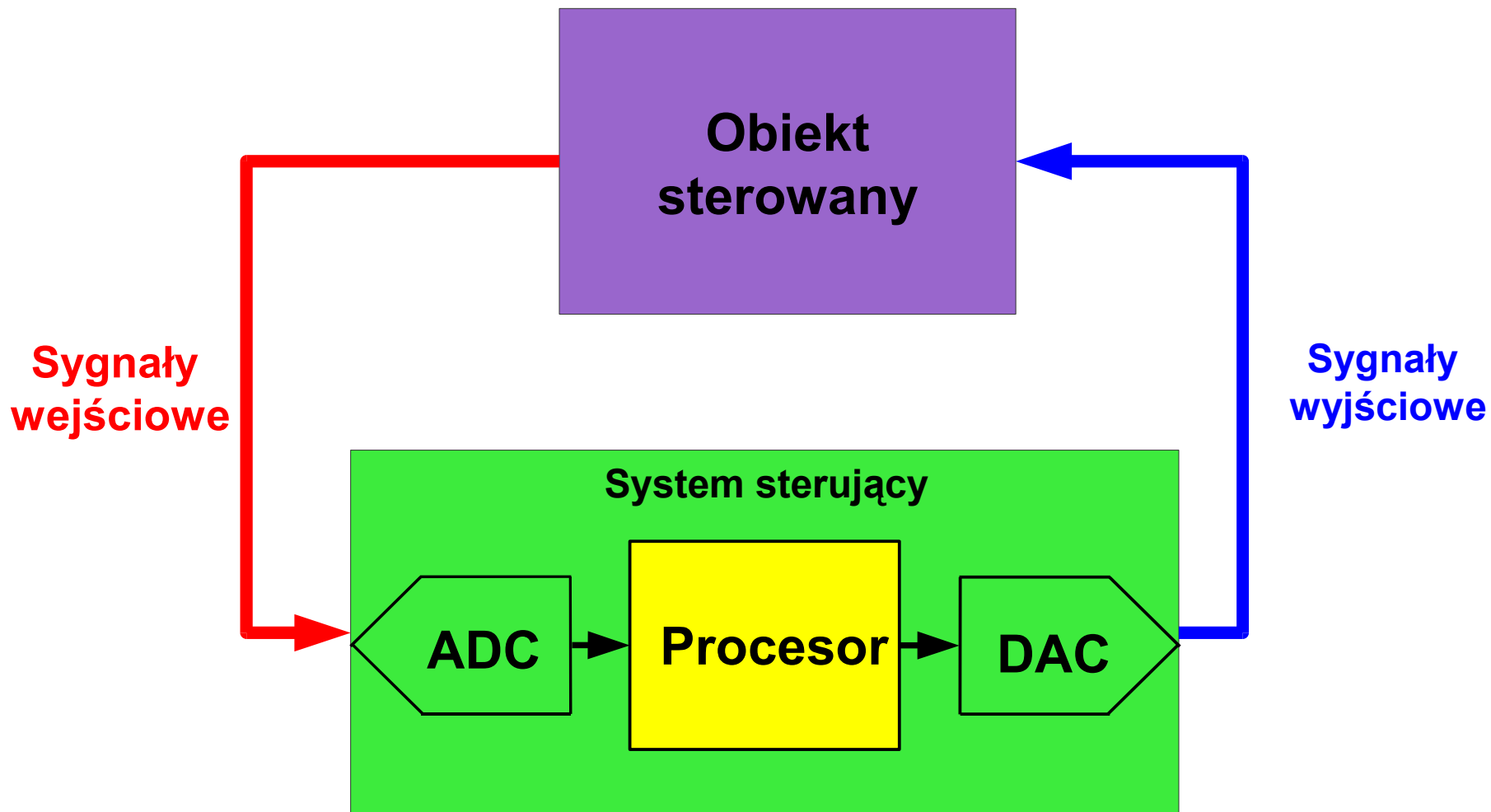
Sygnaly wizyjny

Sygnal sterujacy 1

Sygnal sterujacy 2

Sygnal sterujacy m







System operacyjny czasu rzeczywistego

- Systemem czasu rzeczywistego określa się taki system, którego wynik przetwarzania zależy nie tylko od jego logicznej poprawności, ale również od czasu, w jakim został osiągnięty
- System czasu rzeczywistego odpowiada w sposób przewidywalny na bodźce zewnętrzne napływające w sposób nieprzewidywalny
- Poprawność pracy systemu czasu rzeczywistego zależy zarówno od wygenerowanych sygnałów wyjściowych jak i spełnionych zależności czasowych
- Z pojęciem „czasu rzeczywistego” wiąże się wiele nadużyć. Terminu tego używa się potocznie dla określenia obliczeń **wykonywanych bardzo szybko**, co nie zawsze jest prawdą.





- Czas reakcji systemu – przedział czasu potrzebny systemowi operacyjnemu na wypracowanie decyzji (sygnału wyjściowego) w odpowiedzi na zewnętrzny bodziec (sygnał wejściowy)
- Czas reakcji systemu może wahać się w granicach od ułamków sekund (np.: system akwizycji danych z kamery) do kilkudziesięciu godzin (np.: system sterowania poziomem wody w zbiorniku retencyjnym)
- Charakterystyka różnych zadań aplikacji musi być znana *a priori*
- Systemy czasu rzeczywistego, w szczególności systemy dynamiczne, muszą być szybkie, przewidywalne, niezawodne i adoptowalne



Podział systemów czasu rzeczywistego

★ Systemy o ostrych ograniczeniach czasowych

(ang. **hard real-time**) –

przekroczenie terminu powoduje katastrofalne skutki (zagrożenie życia lub zdrowia ludzi, uszkodzenie lub zniszczenie urządzenia). Nie jest istotna wielkość przekroczenia terminu, a jedynie sam fakt jego przekroczenia

★ Systemy o miękkich lub łagodnych ograniczeniach czasowych

(ang. **soft real-time**) –

przekroczenie terminu powoduje negatywne skutki. Skutki są tym poważniejsze, im bardziej termin został przekroczony

★ Systemy o mocnych ograniczeniach czasowych

(ang. **firm real-time**) –

fakt przekroczenia terminu powoduje całkowitą nieprzydatność wypracowanego przez system wyniku. Fakt niespełnienia wymagań czasowych nie stanowi jednak zagrożenia dla ludzi lub urządzenia (bazy danych czasu rzeczywistego)



Funkcja zysku

Funkcja zysku U określa procentowe wykorzystanie procesora podczas realizacji zadań w danym systemie mikroprocesorowym.

Funkcja zysku [%]	Stan pracy systemu	Typowe zastosowanie
0-25	System źle zaprojektowany	Różne
26-50	Bardzo bezpieczny	Różne
51-69	Bezpieczny	Różne
69	Teoretyczna granica bezpieczeństwa systemu	Systemu wbudowane
70-82	Stan dyskusyjny	Systemu wbudowane
83-99	Niebezpieczne zachowanie systemu	Systemu wbudowane
100	System przeciążony	Systemy narażone na przeciążenia





Czas reakcji systemu

- Czas reakcji systemu czasu rzeczywistego jest silnie uzależniony od użytego mechanizmu szeregowania zadań (wywłaszczanie, wykonywanie zadań z podziałem czasu).
- Instrukcje warunkowe if-then mają znaczący wpływ na czas realizacji zadań przez system.
- Każda niesekwencyjna zmiana licznika sterującego wykonaniem programu komputerowego (ang. program counter) uważana jest za zdarzenie i ma wpływ na czas wykonania zadania.





Deterministyczne algorytmy szeregowania zadań

W systemach operacyjnych czasu rzeczywistego (stosowanych m. in. w automatyce) najważniejszym zadaniem algorytmu szeregowania jest zapewnienie, by wykonanie danego procesu zakończyło się przed upływem zdefiniowanych dla niego ograniczeń czasowych. Opracowano w tym celu deterministyczne algorytmy szeregowania, takie jak:

- Cooperative scheduling
 - Round-robin scheduling,
- Preemptive scheduling
 - Fixed priority pre-emptive scheduling, an implementation of preemptive time slicing,
 - Fixed-Priority Scheduling with Deferred Preemption,
 - Fixed-Priority Non-preemptive Scheduling,
 - Critical section preemptive scheduling,
 - Static time scheduling,
- Earliest Deadline First approach,
- Advanced scheduling using the stochastic and MTG.



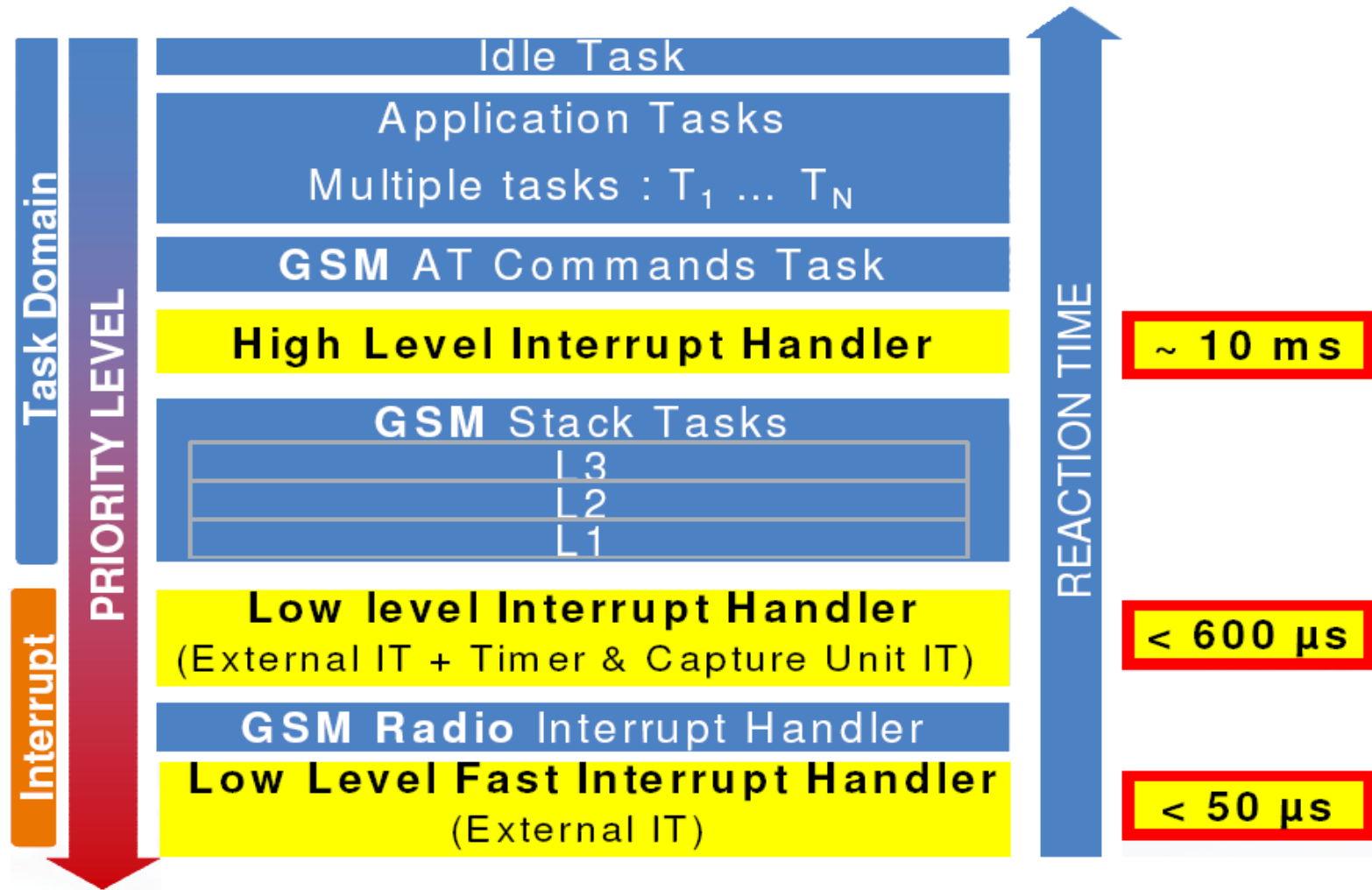
Zdarzenia synchroniczne i asynchroniczne

	Zdarzenia okresowe	Zdarzenia nieokresowe	Zdarzenia sporadyczne
Synchroniczne	Funkcje wykonywane okresowo	Instrukcje skoków	Instrukcje skoków (obsługa wyjątków)
	Procesy zależne od wewnętrznego zegara		Pułapki
Asynchroniczne	Przerwania generowane przez zewnętrzny timer	Przerwania generowane przez urządzenia peryferyjne	Zewnętrznie generowane wyjątki
			Zdarzenia losowe





Przerwania w systemach czasu rzeczywistego





Porównanie czasu obsługi przerwania oraz przełączenia kontekstu

MVME5500	Interrupt latency (usec) Maximum (Average)	Context Switching(usec) Maximum (Average)
Idle System		
RTEMS	5.04 (3.45)	6.80 (0.96)
VxWorks	6.10 (1.58)	9.65 (0.91)
Loaded System		
RTEMS	8.17 (3.74)	17.48 (1.69)
VxWorks	13.90 (1.68)	20.80 (1.90)





- W przypadku pracy bez obciążenia zarówno RTEMS jak i VxWorks wykazują podobne opóźnienia czasowe
- W przypadku pracy z obciążeniem RTEMS wykazuje niewiele większą stabilność opóźnień niż system WxVorks
- Jeżeli chodzi o wydajność i stabilność RTEMS jest systemem porównywalnym do komercyjnych systemów czasu rzeczywistego
- RTEMS jest systemem elastycznym, niezawodnym oraz odpowiednim nawet do zastosowań o ostrych wymaganiach czasowych
- RTEMS jest nieustannie rozwijany co potwierdza stale zwiększająca się lista obsługiwanych procesorów
- RTEMS nie jest tak popularnym systemem jak Linux, jednakże gwarantuje wysoką wydajność i stałość opóźnień czasowych nawet w przypadku bardzo obciążonego systemu. Tego typu parametry są mniej przewidywalne w przypadku systemu Linux
- Dostęp do implementacji RTEMS dla danej platformy sprzętowej jest gwarantowany nawet jeżeli nie jest ona wspierana w kolejnych wersjach systemu





Dlaczego Linux nie jest systemem czasu rzeczywistego

- ▶ Zastosowany algorytm szeregowania z podziałem czasu
- ▶ Niska rozdzielczość zegara systemowego
- ▶ Nie wywłaszczalne jądro (nie dotyczy wersji > 2.6)
- ▶ Wyłączanie obsługi przerw w sekcjach krytycznych
- ▶ Zastosowanie pamięci wirtualnej
- ▶ Optymalizacja wykorzystania zasobów sprzętowych



Przykłady mikroprocesorowych systemów czasu rzeczywistego





Laser na swobodnych elektronach FLASH



Yerevan Physics Institute



IN2P3 / IPN Orsay
IN2P3 / LAL Orsay
CEA / DSM (DAPNIA, CE Saclay)

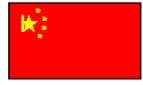
TESLA Test Facility at DESY (TeV Energy Superconducting Linear Accelerator)



INFN Frascati
INFN Legnaro
INFN Milano
INFN and Univ. Roma II



JINR Dubna
IHEP Protvino
INP Novosibirsk
INR Troitsk



IHEP, Academia Sinica, Beijing
Tsinghua University, Beijing



RWTH Aachen
Max-Born-Inst. Berlin
TU Berlin
TU Darmstadt
TU Dresden
Univ. Frankfurt
GKSS Geesthacht
DESY Hamburg + Zeuthen
Univ. Hamburg
FZ Karlsruhe
Univ. Rostock
Univ. Wuppertal



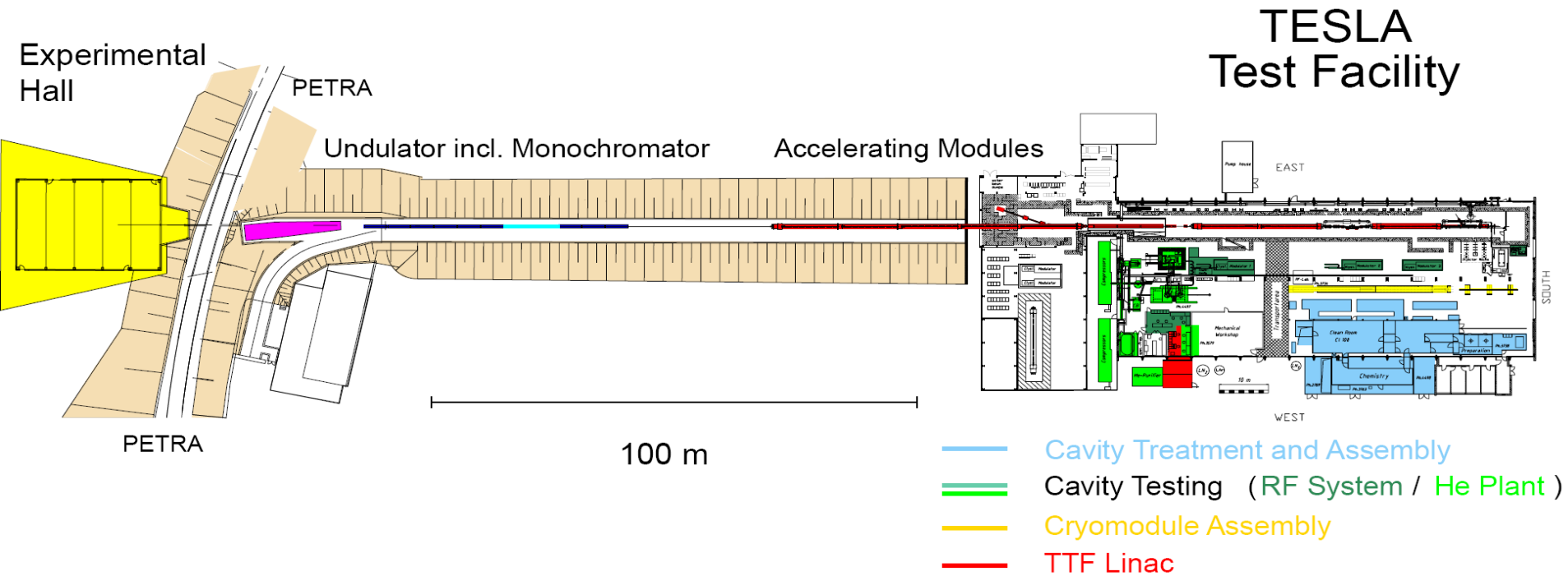
Institut of Physics, Helsinki



Polish Academy of Science
Univ. of Warsaw
Inst. of Nuclear Physics, Cracow
Polish Atomic Energy Agency, Warsaw
Soltan Inst. for Nuclear Studies, Otwock-Swierk

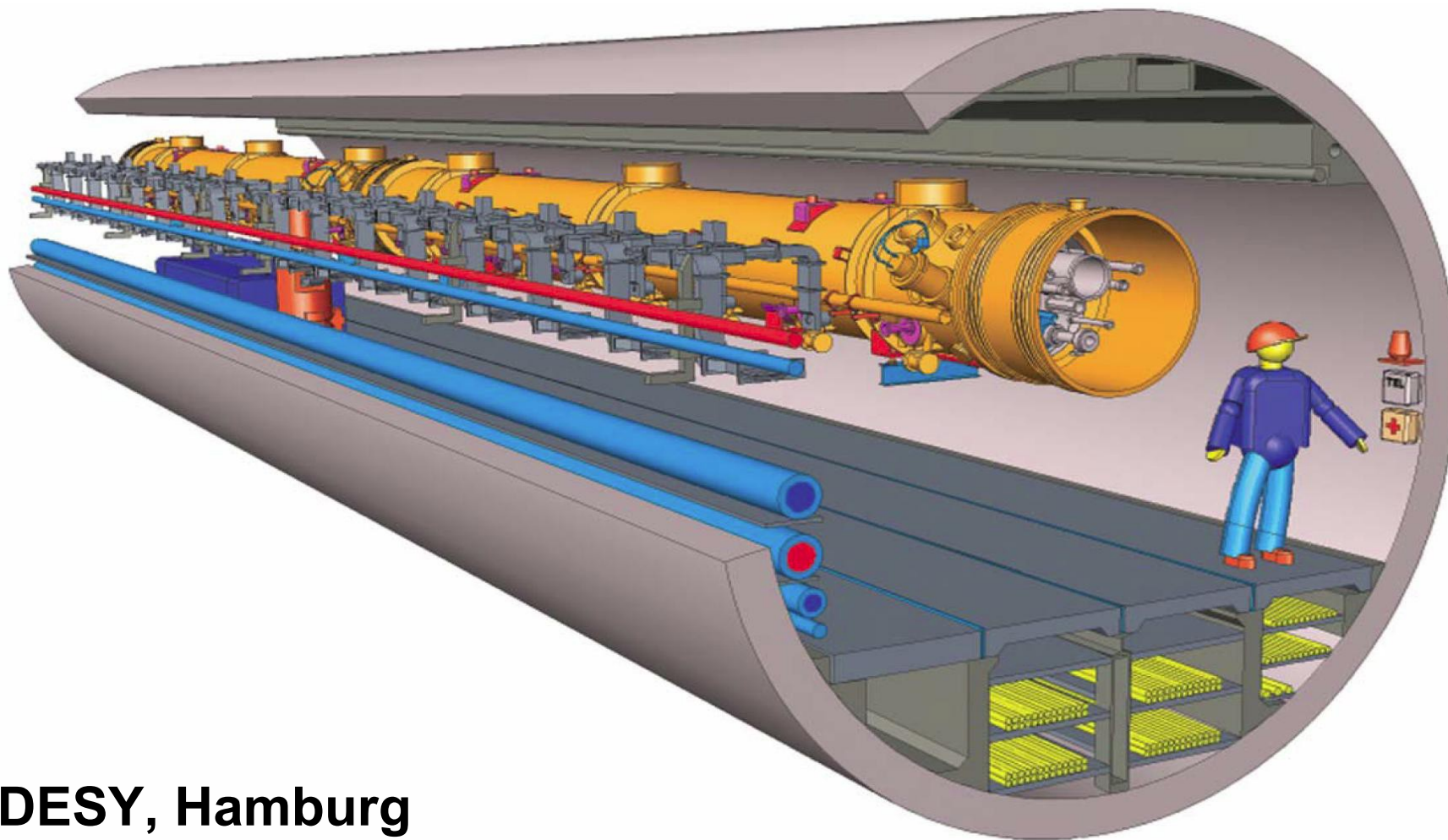


ANL, Argonne IL
Cornell Univ., Ithaca NY
FNAL, Batavia IL
UCLA, Los Angeles CA





Tunnel akceleratora FLASH

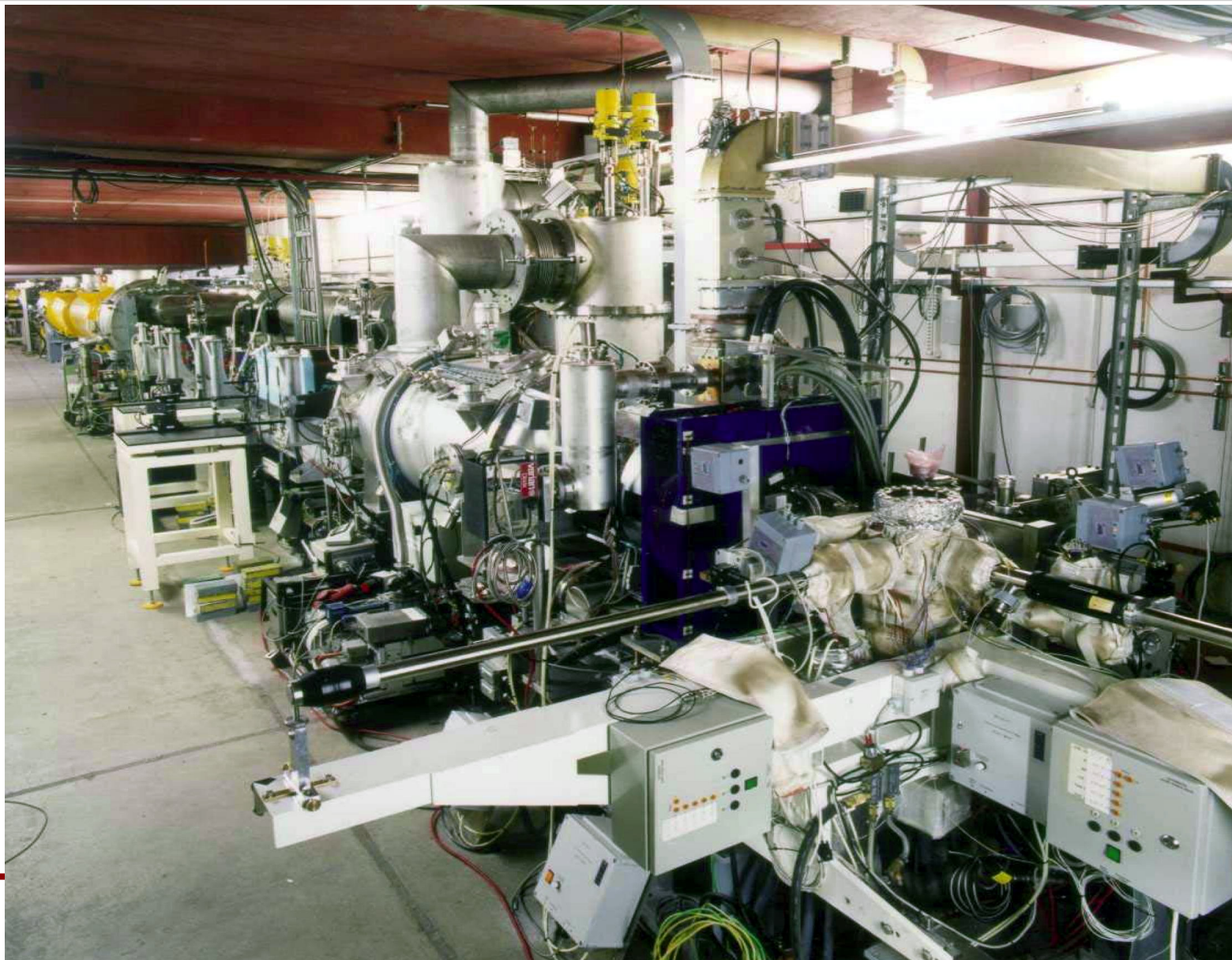


DESY, Hamburg



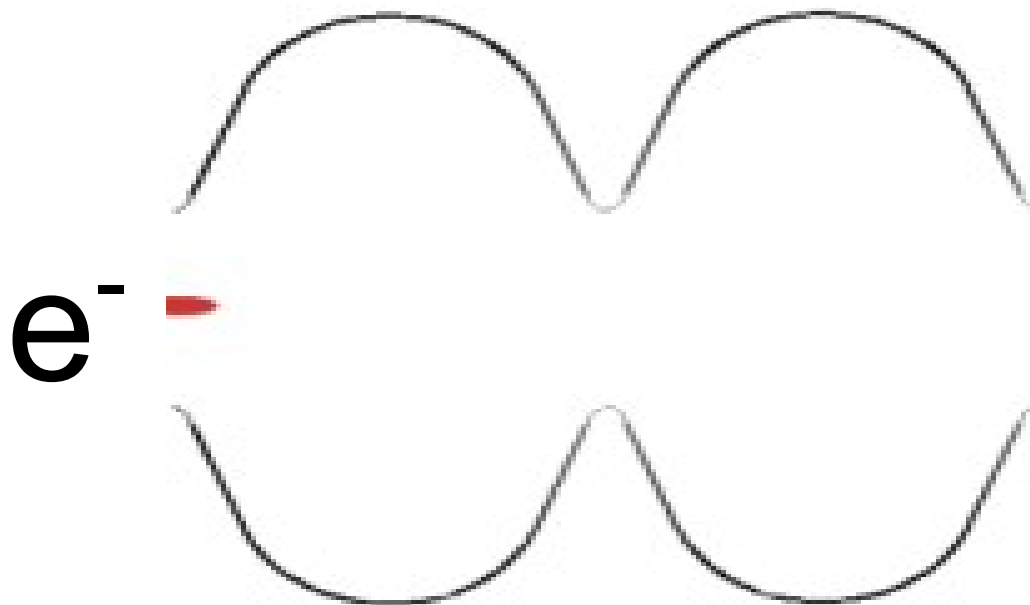


Laser na swobodnych elektronach FLASH



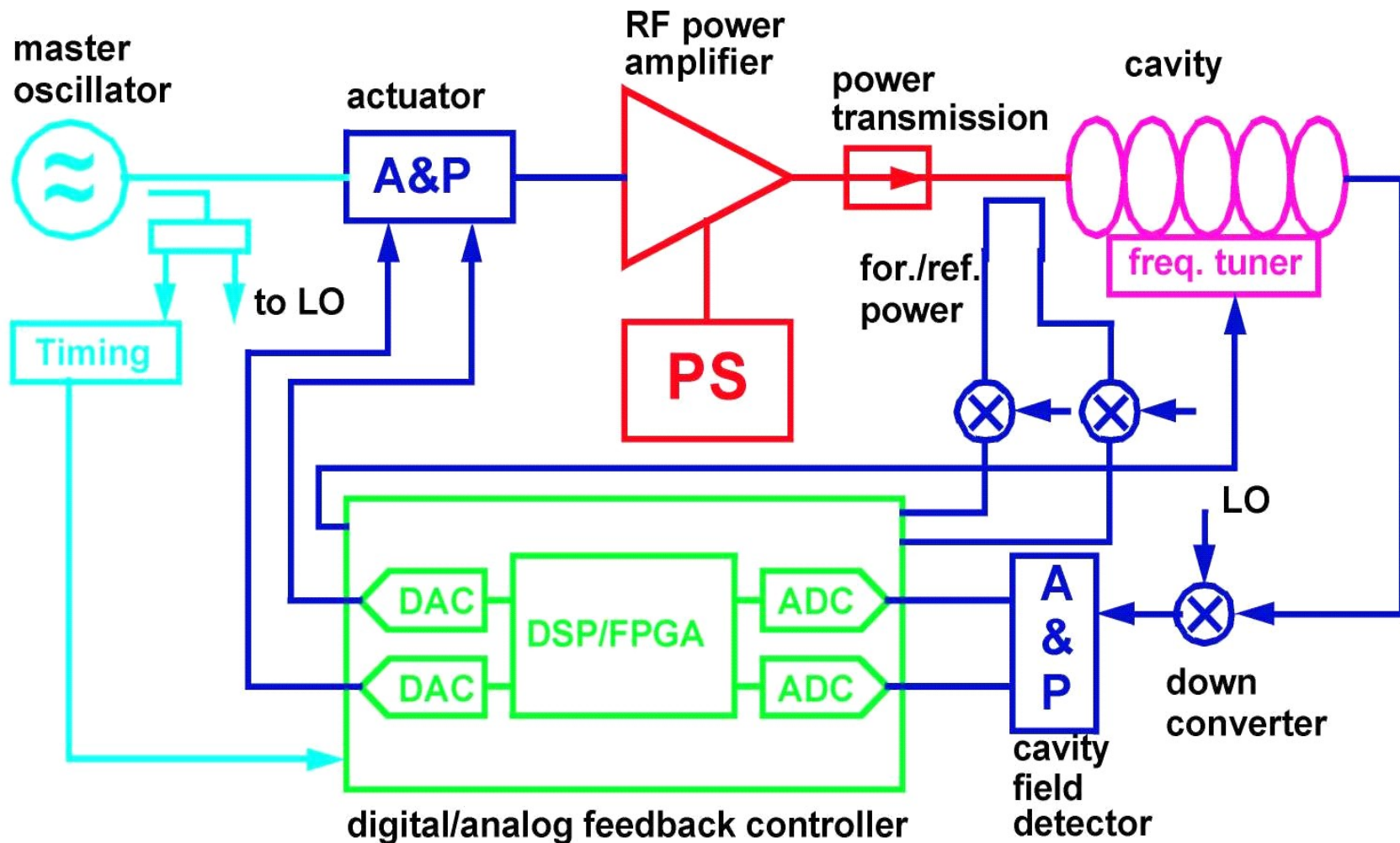


Wnęka przyspieszająca





System sterujący akceleratorem FLASH (1)

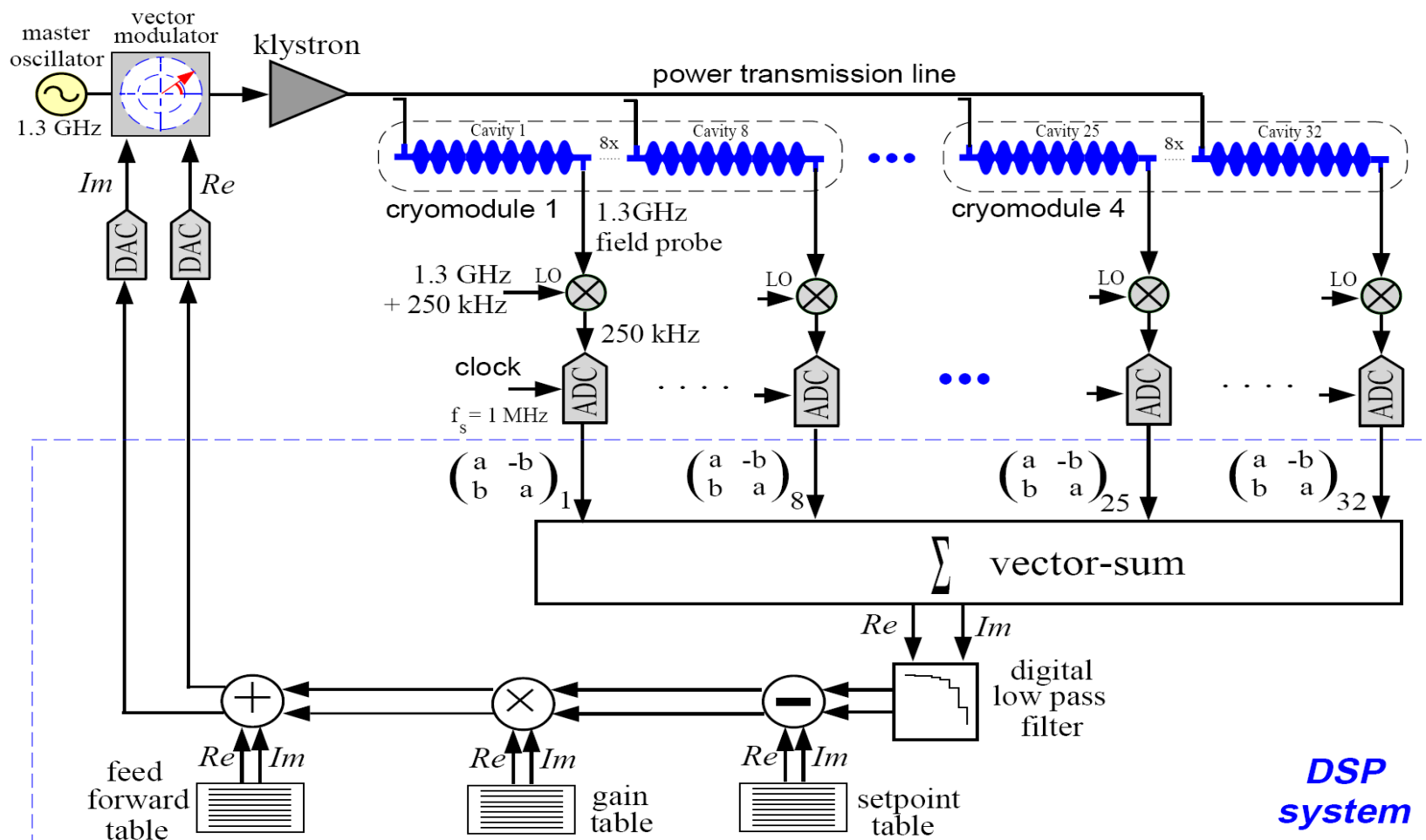




System sterujący akceleratorem FLASH (2)

TTF

Digital RF Control Concept

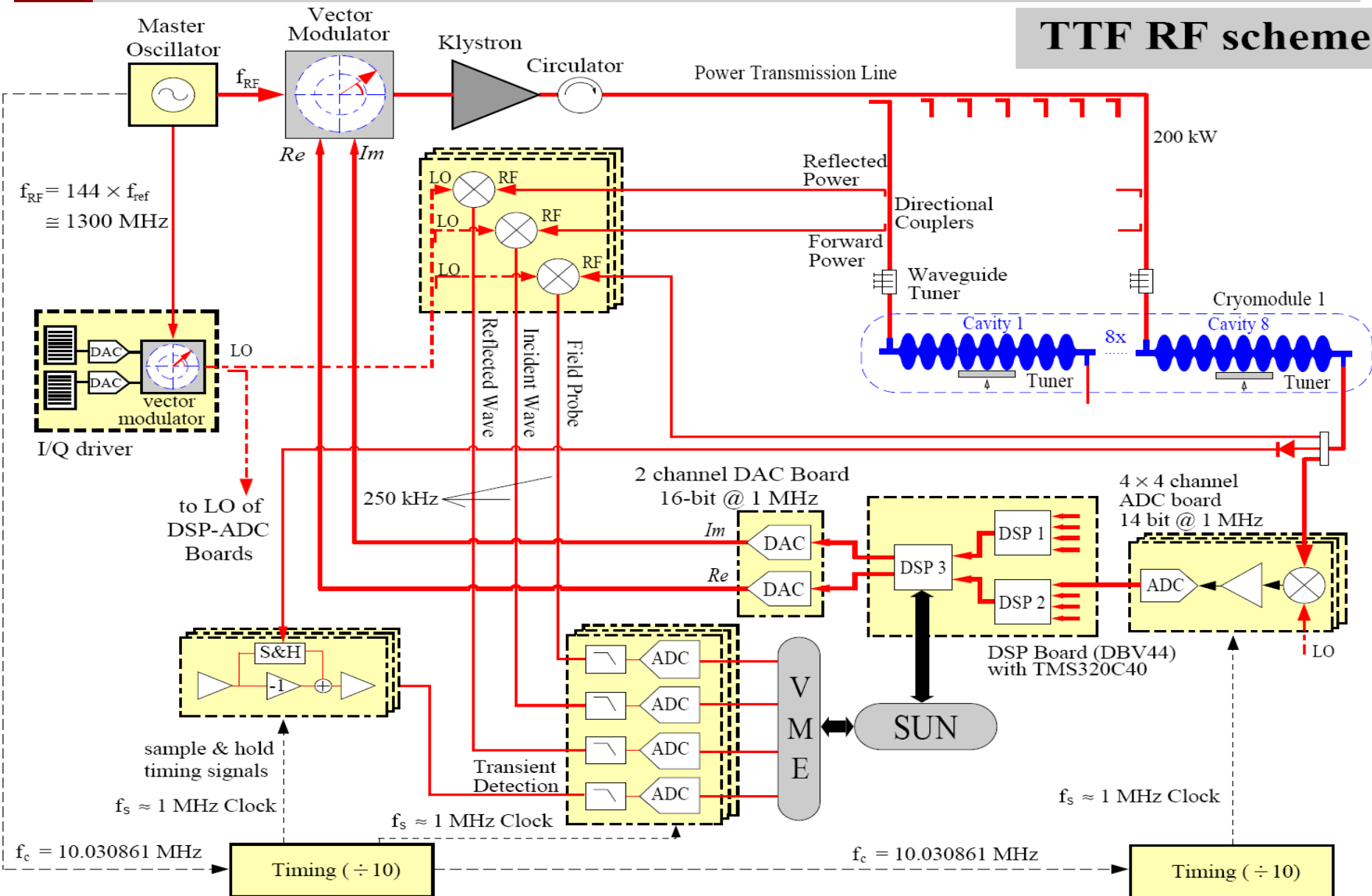


DSP system



System sterujący akceleratorem FLASH (3)

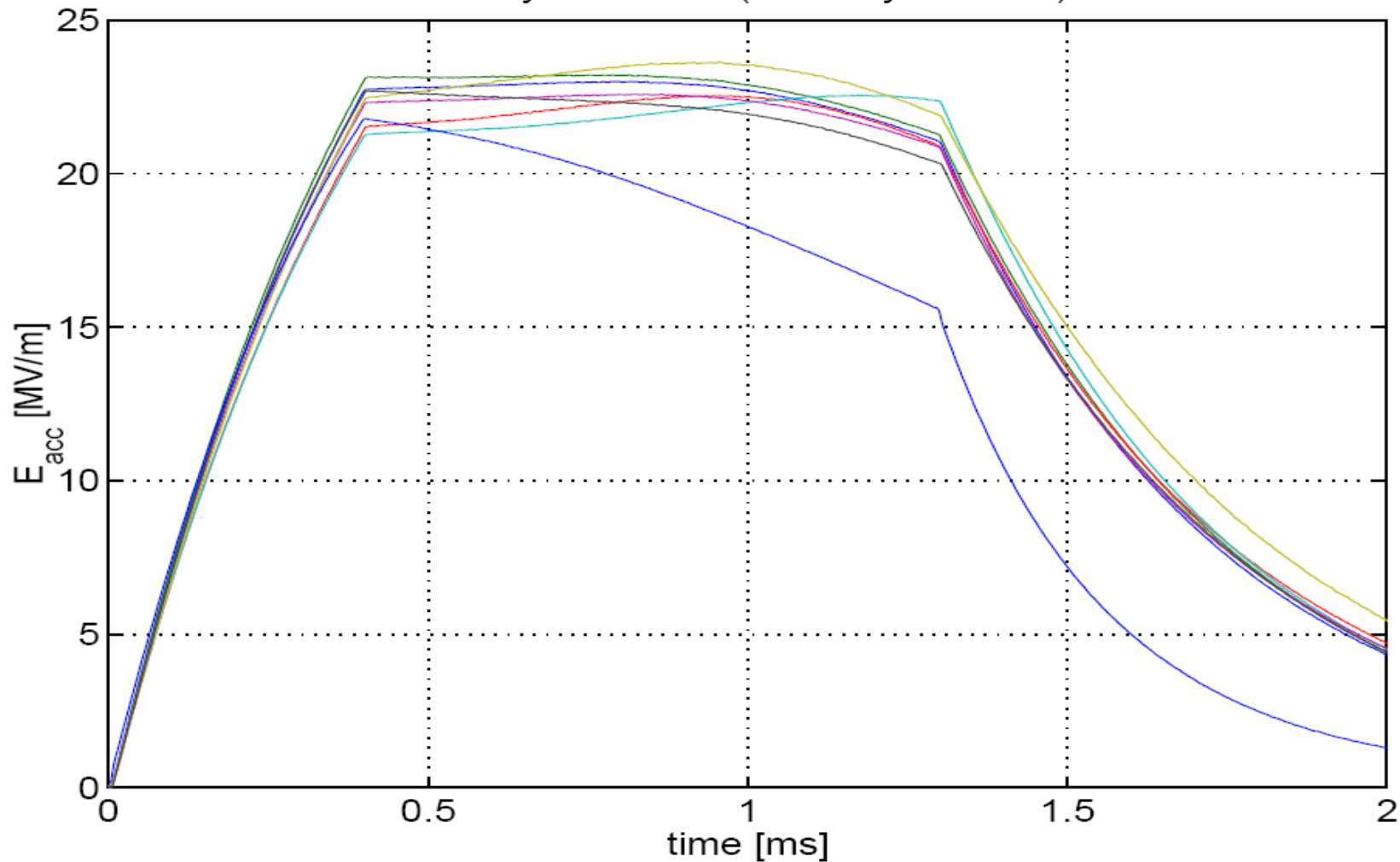
TTF RF scheme





Natężenie pola elektrycznego

Cavity Gradients (First Cryomodule)

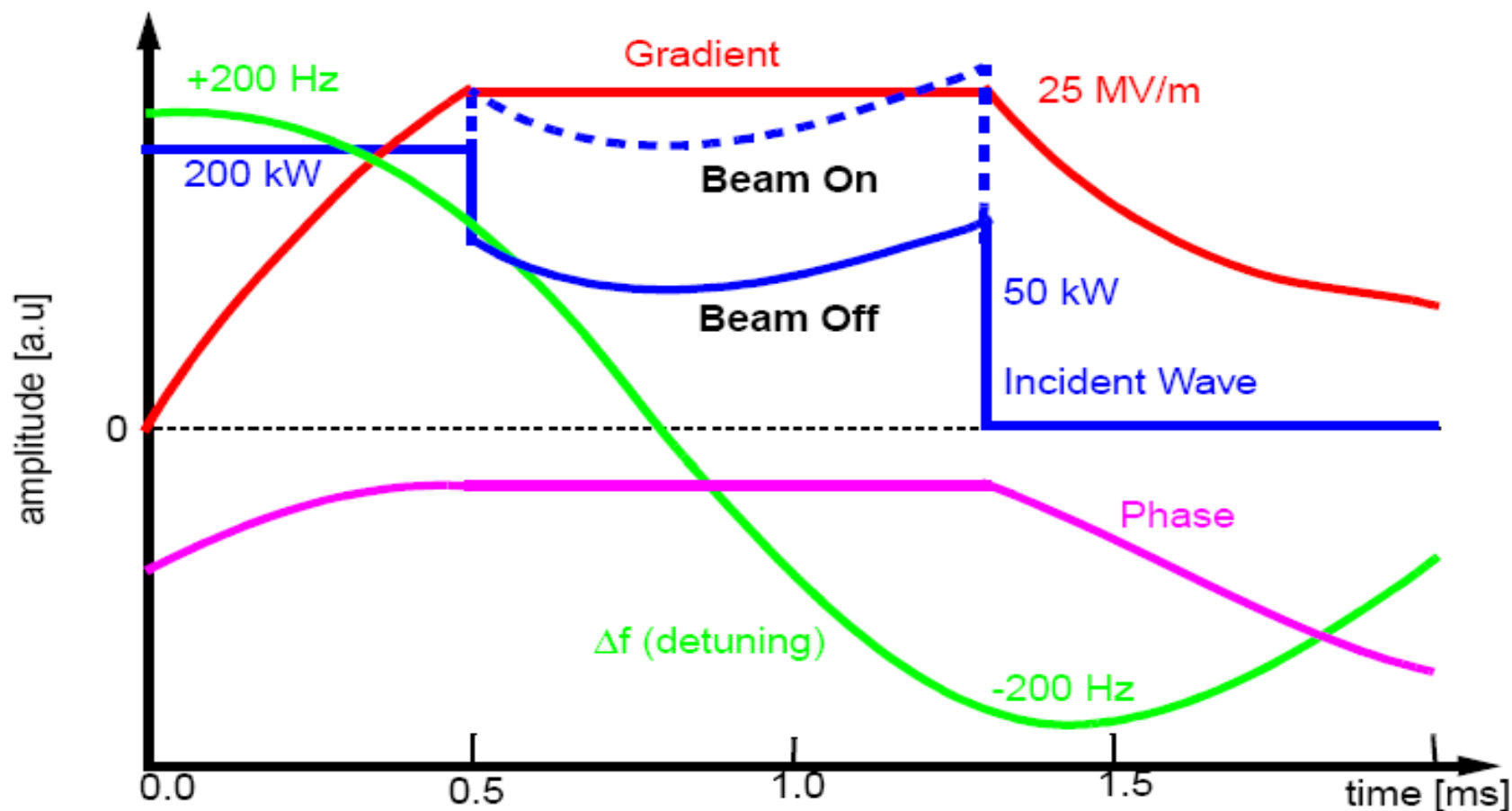




Wpływ siły Lorenza na pole elektryczne

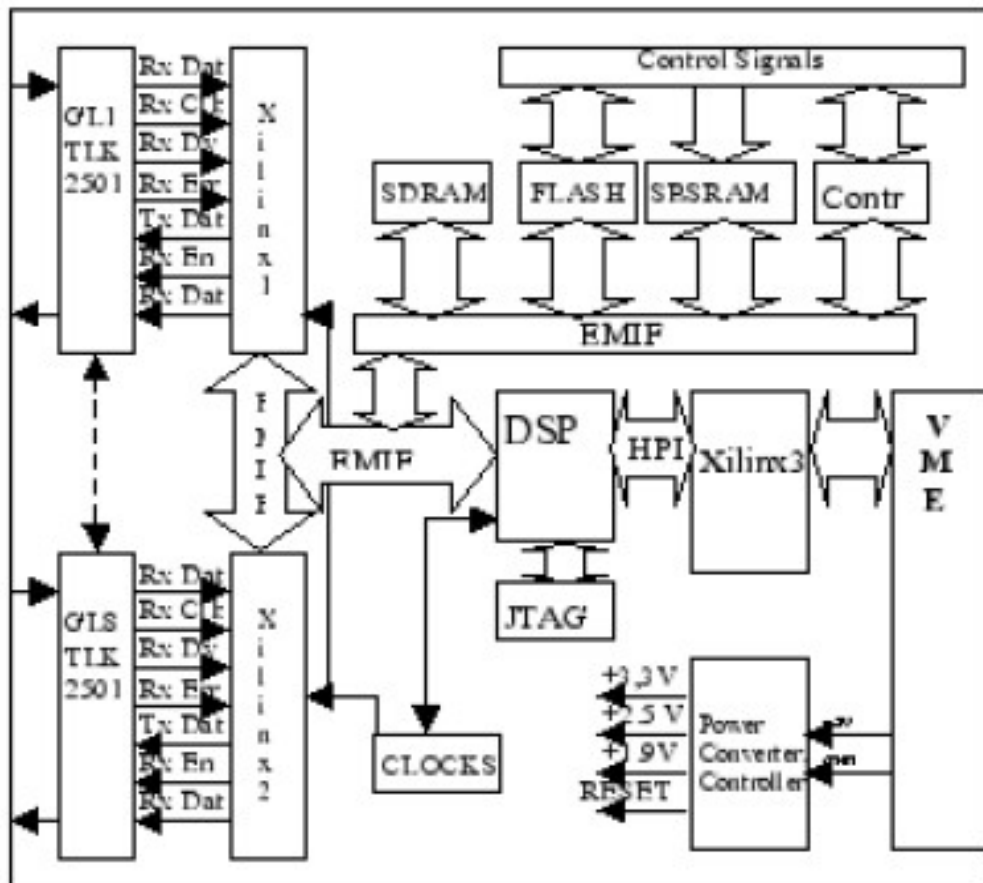
TTF

Closed Loop Response





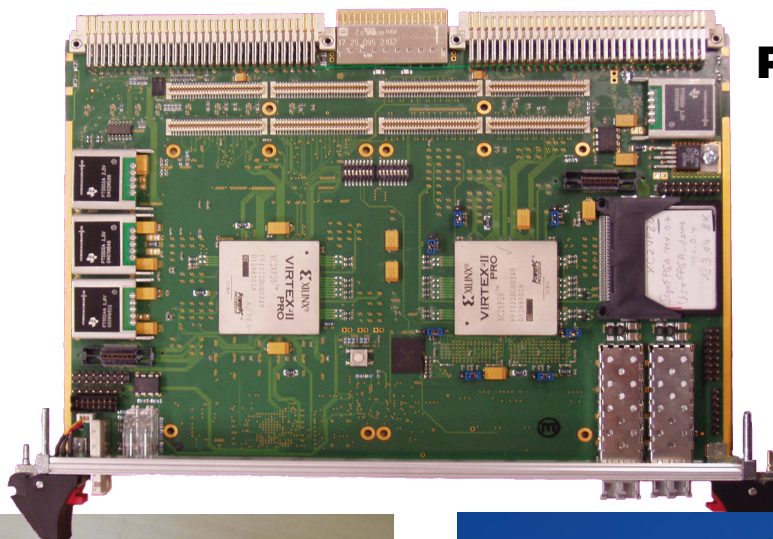
System sterujący – procesor DSP



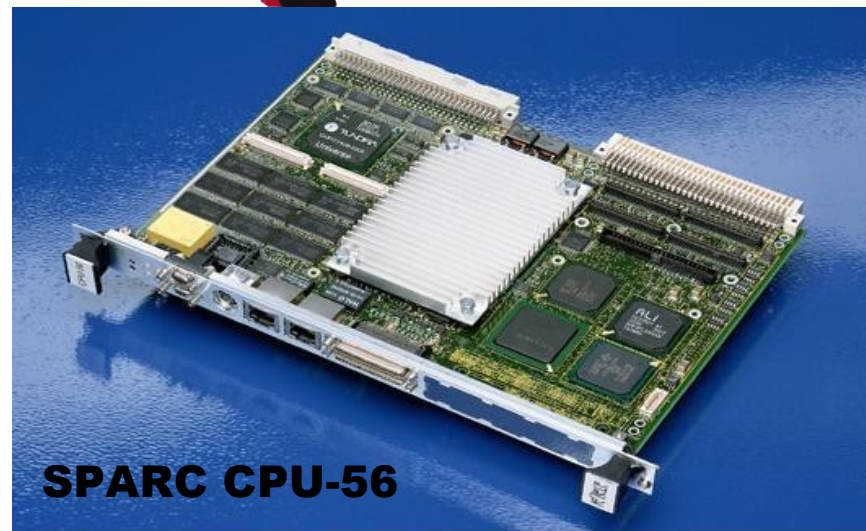
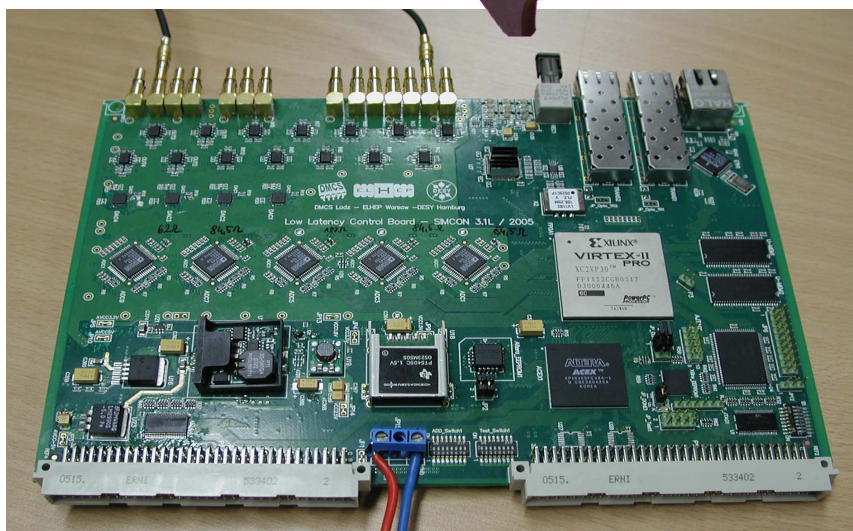


System sterujący - FPGA

PSI board



SimCon 3.1L



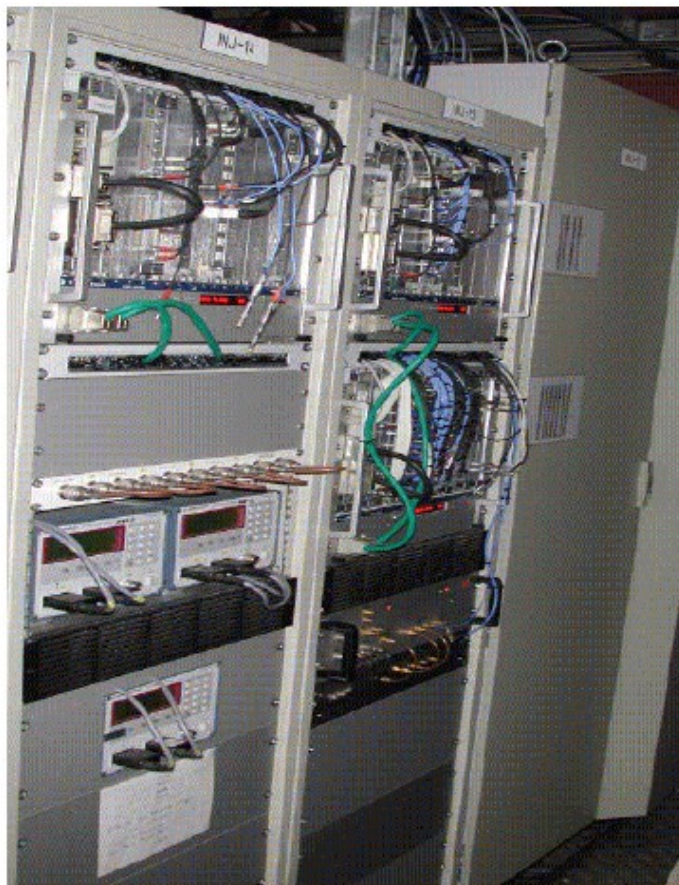
SPARC CPU-56



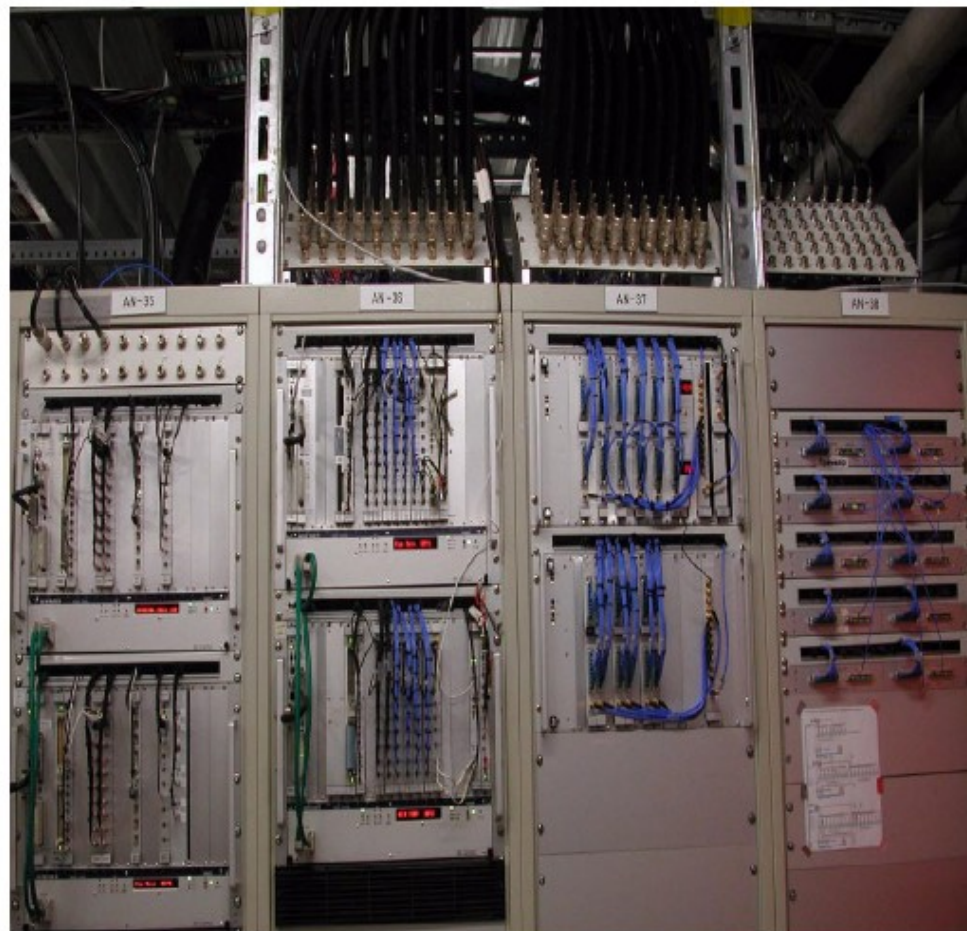


System sterujący akceleratorem FLASH

Gun and ACC1



ACC2, ACC3, ACC4 & ACC5





Standardy wykorzystywane do budowy rozproszonych systemów czasu rzeczywistego





Standard ATCA

- **Advanced Telecommunications Computing Architecture (ATCA, AdvancedTCA)** jest jednym z największych standardów opracowanych przez organizację PICMG (twórca standardu PCI/PCIe) służącym do budowy złożonych systemów telekomunikacyjnych.
- Standard określa specyfikację pozwalającą na budowę systemów modularnych składających się z kasey ATCA (uTCA) oraz płyt elektronicznych lub modułów AMC (Advanced Mezzanine Card)
- Płyty elektroniczne umieszczone w kasecie mogą się komunikować przy pomocy kilku różnych interfejsów szeregowych:
- PCIe, Gb Ethernet, RapidIO, StarFabric, InfiniBand.





Standard uTCA

- Standard uTCA umożliwia budowanie prostszych systemów złożonych z modułów AMC umieszczonych w miniaturowej kasecie uTCA.
- Moduły AMC mogą być również umieszczone na płycie nośnej ATCA o rozmiarach 280 mm x 322 mm (zgodność standardu ATCA z uTCA).

Dostępne interfejsy w standardzie AMC:

- AMC.1 PCI Express (and PCI Express Advanced Switching),
- AMC.2 Gigabit Ethernet and XAUI,
- AMC.3 Storage,
- AMC.4 Serial RapidIO.

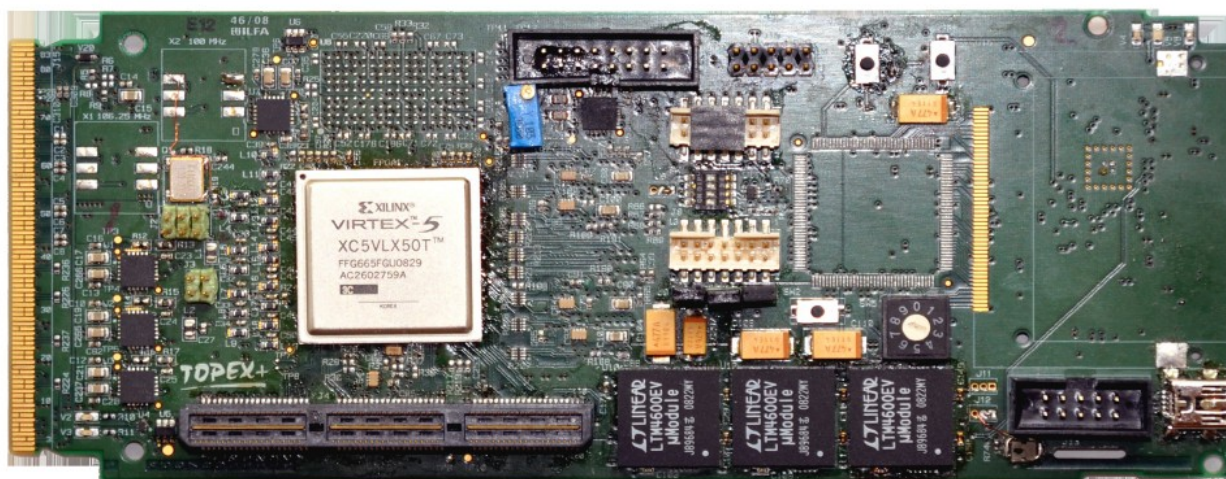
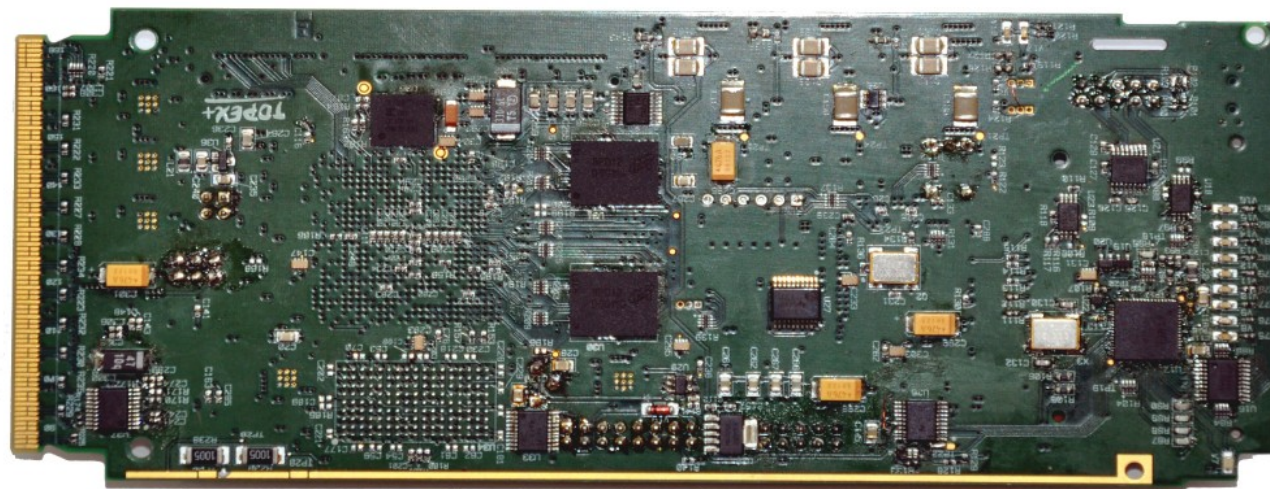


Kaseta uTCA firmy NAT





Prototypowe moduły AMC





System IPMI

- **Intelligent Platform Management Interface** – standard umożliwiający zarządzanie zasobami złożonych systemów komputerowych (serwery, klastry komputerów).
- Standard IPMI jest wykorzystywany do zarządzania urządzeniami umieszczonymi w kasecie ATCA.
- Za monitorowanie i obsługę podsystemów ATCA odpowiedzialny jest układ określany mianem Shelf Manager.
- Shelf Manager:
 - Realizuje funkcjonalność hot-swap,
 - Umożliwia kontrolę kompatybilności interfejsów (ang. electronic keying),
 - Monitoruje napięcia zasilające, temperaturę w systemie,
 - Steruje wiatrakami w zależności od obciążenia systemu i temperatury komponentów,
 - Udostępnia historię zdarzeń w systemie,
 - Umożliwia zdalne zarządzanie urządzeniami i kasetą ATCA/uTCA (np. włączenie/wyłączenie urządzenia, restart, podgląd aktywnych interfejsów, itd...)



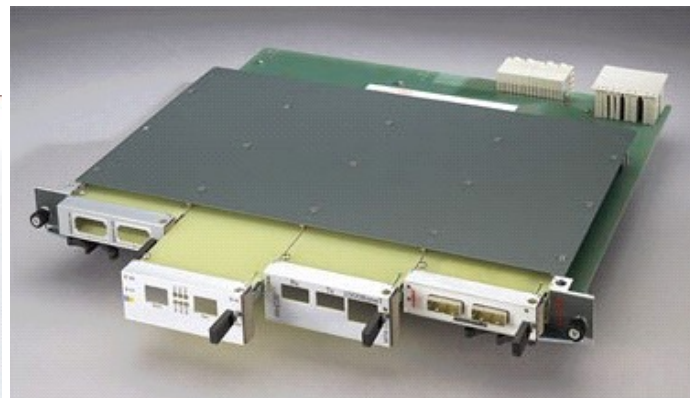
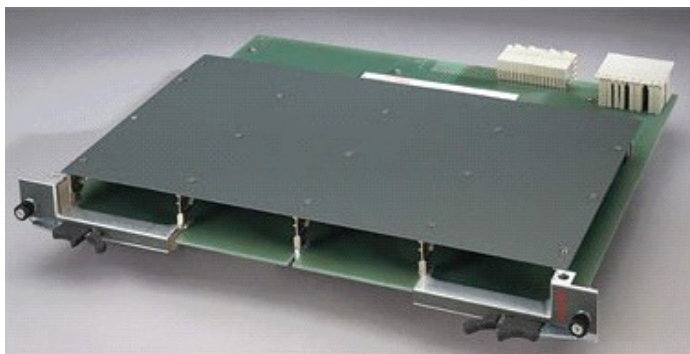


Standard xTCA (ATCA, uTCA, nanoTCA)

PICMG 3.0 – Advanced Telecommunications Computer Architecture

AdvancedMC™ PICMG AMC.0 – Advanced Mezzanine Card

From Computer Desktop Encyclopedia
Reproduced with permission.
© 2006 Schroff Electronic Solutions





Standard xTCA

AdvancedTCA®

IRTM

3.1R2

High Speed Ethernet

ATCA 3.0 CR Exists

AdvancedTCA Extensions

μTCA®

Approved!

*uTCA1
Air Cooled Rugged*

uTCA0 CR Exists

uTCA3

Conduction Cooled

xTCA™

xTCA Physics

Physics xTCA I/O, Timing &

Synchronization

Physics xTCA Software Architectures & Protocols

Active

Pre-SOW

2009

2010

2011





Komercyjne systemy LLRF zbudowane w oparciu o xTCA





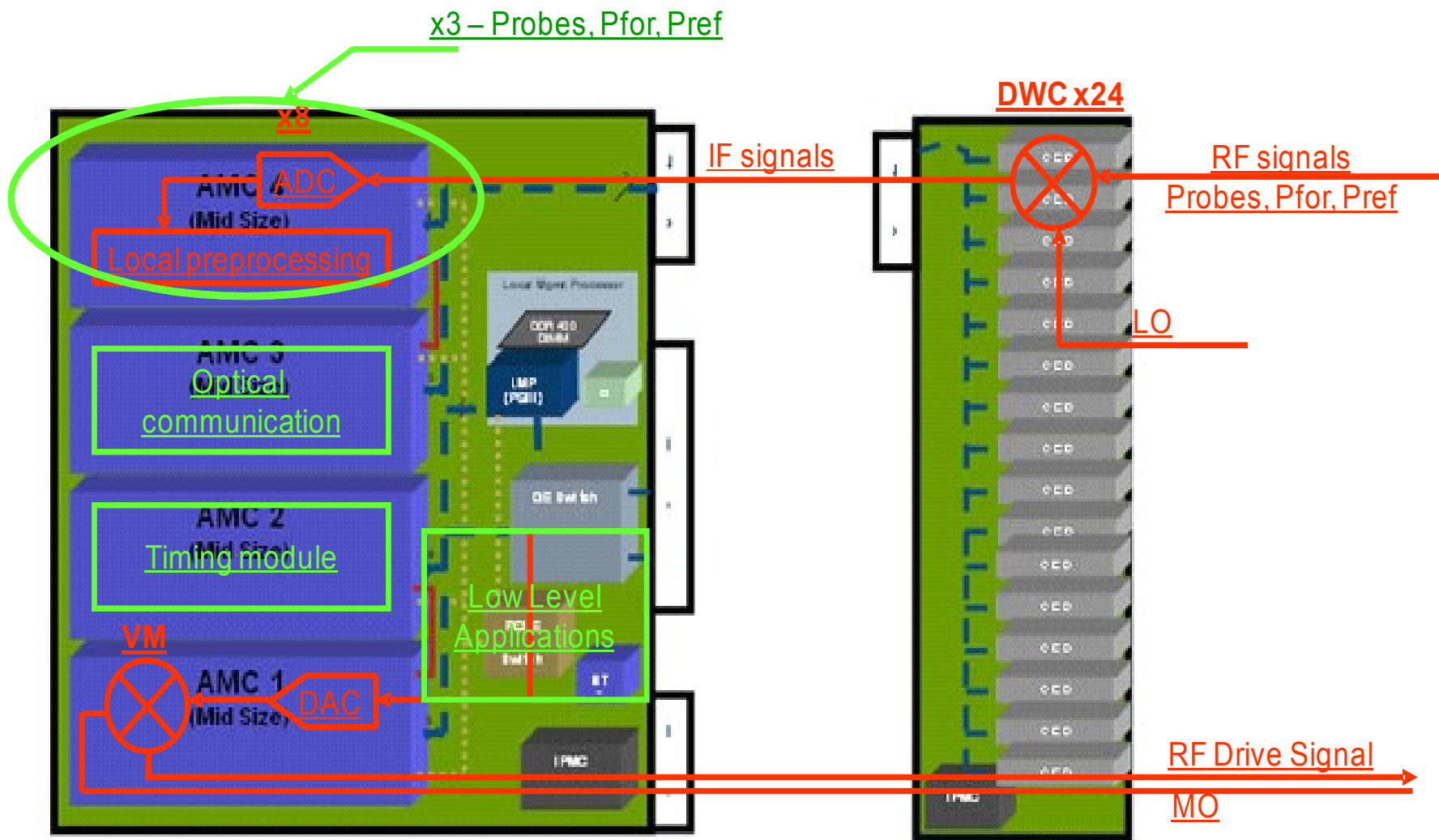
Dlaczego ATCA ?

- Wiele laboratoriów zajmujących się fizyką wysokich energii prowadzi badania nad systemami sterującymi LLRF
- Przyszłe systemy sterujące LLRF akceleratorami będą wymagały ponad 100 szybkich (>100 MHz) kanałów ADC przetwarzanych w czasie rzeczywistym (poniżej kilkuset ns).
- Standardy xTCA dostarczają możliwość budowy systemów modularnych, skalowalnych
- Cenne właściwości systemów ATCA takie, jak: hot-plug, system IPMI monitorowania i zarządzania zasilaniem (Intelligent Platform Management System)



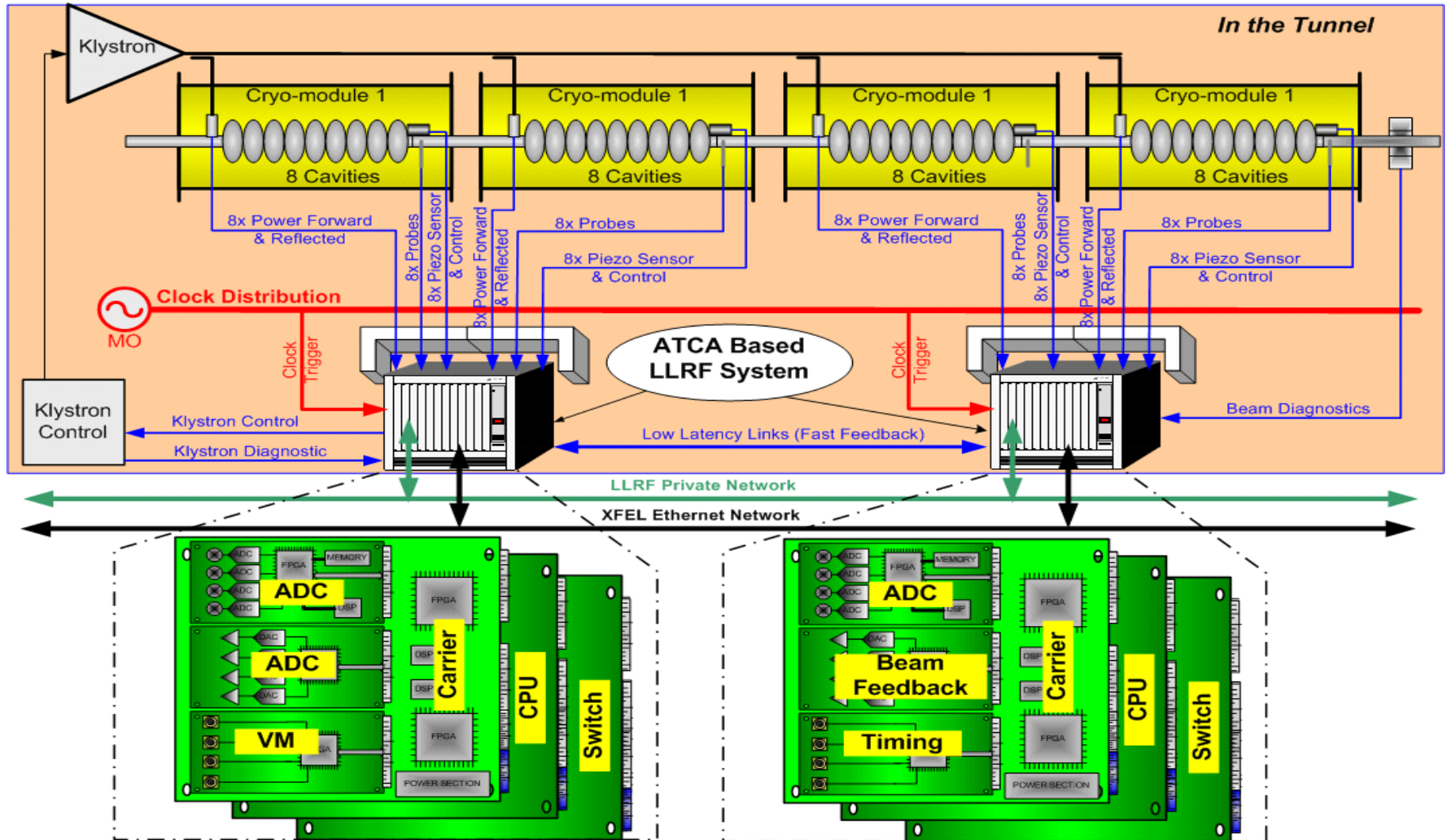


System LLRF zbudowany w oparciu o ATCA



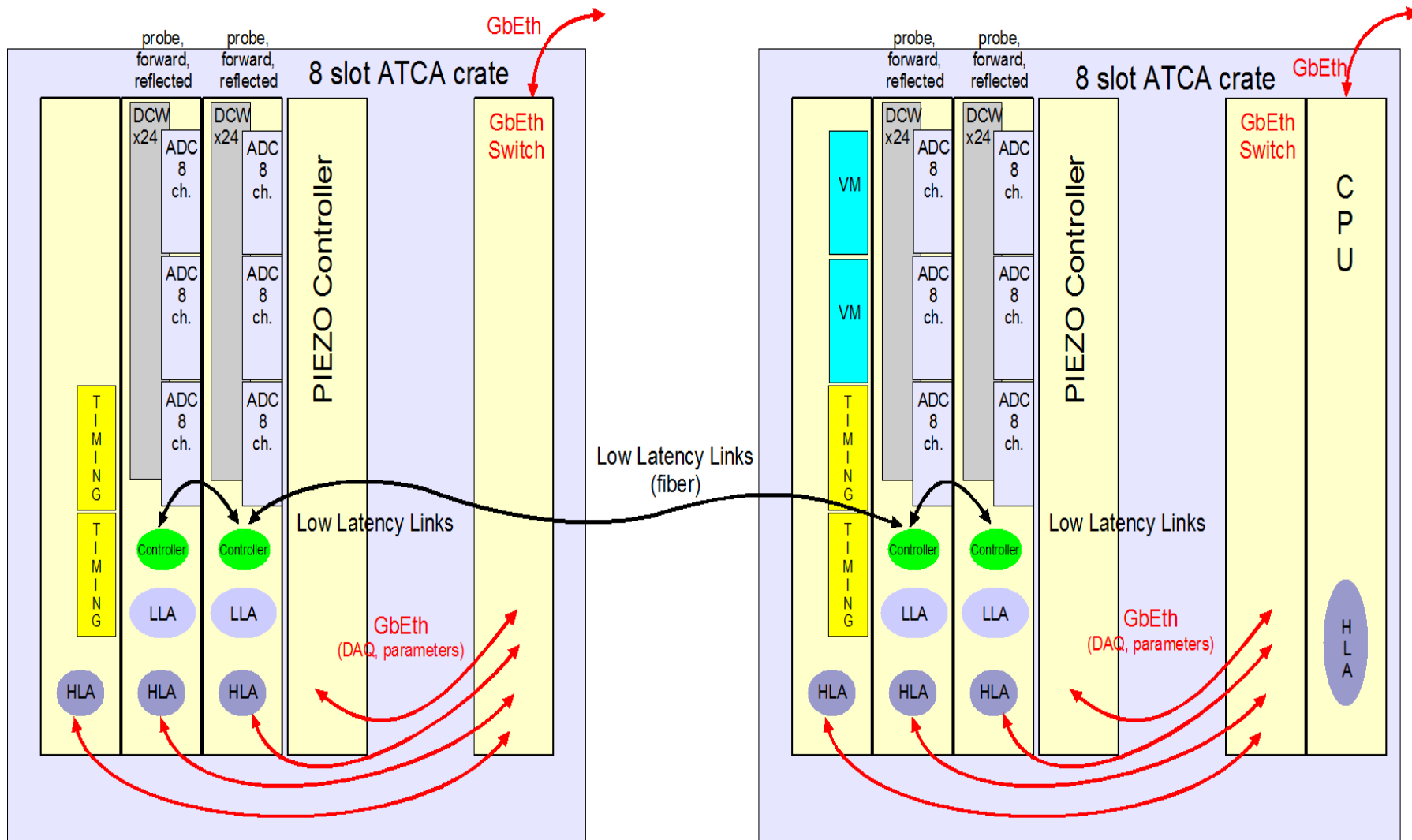


System sterujący pojedynczym kry-modułem (1)



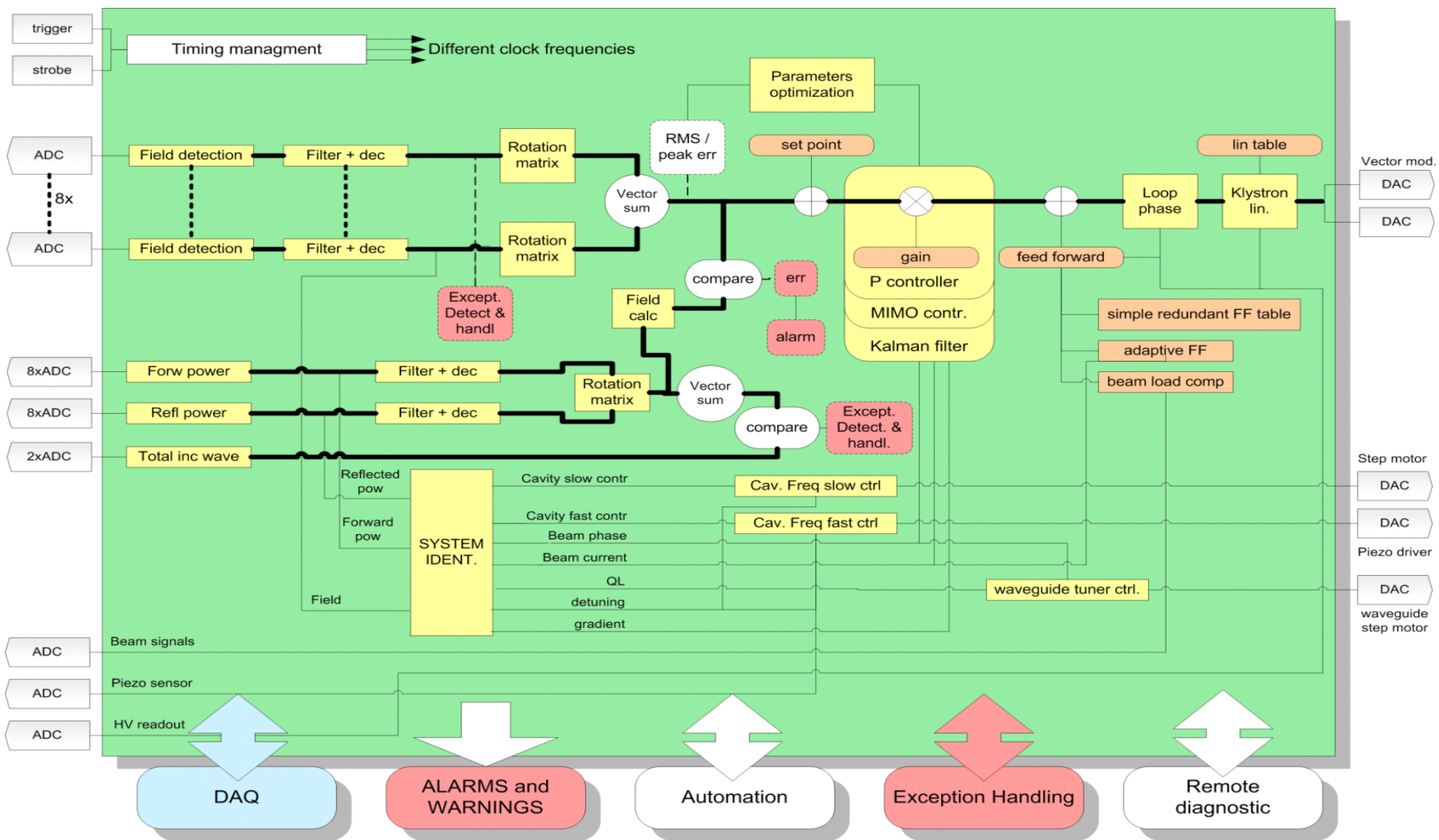


System sterujący pojedynczym kry-modułem (2)





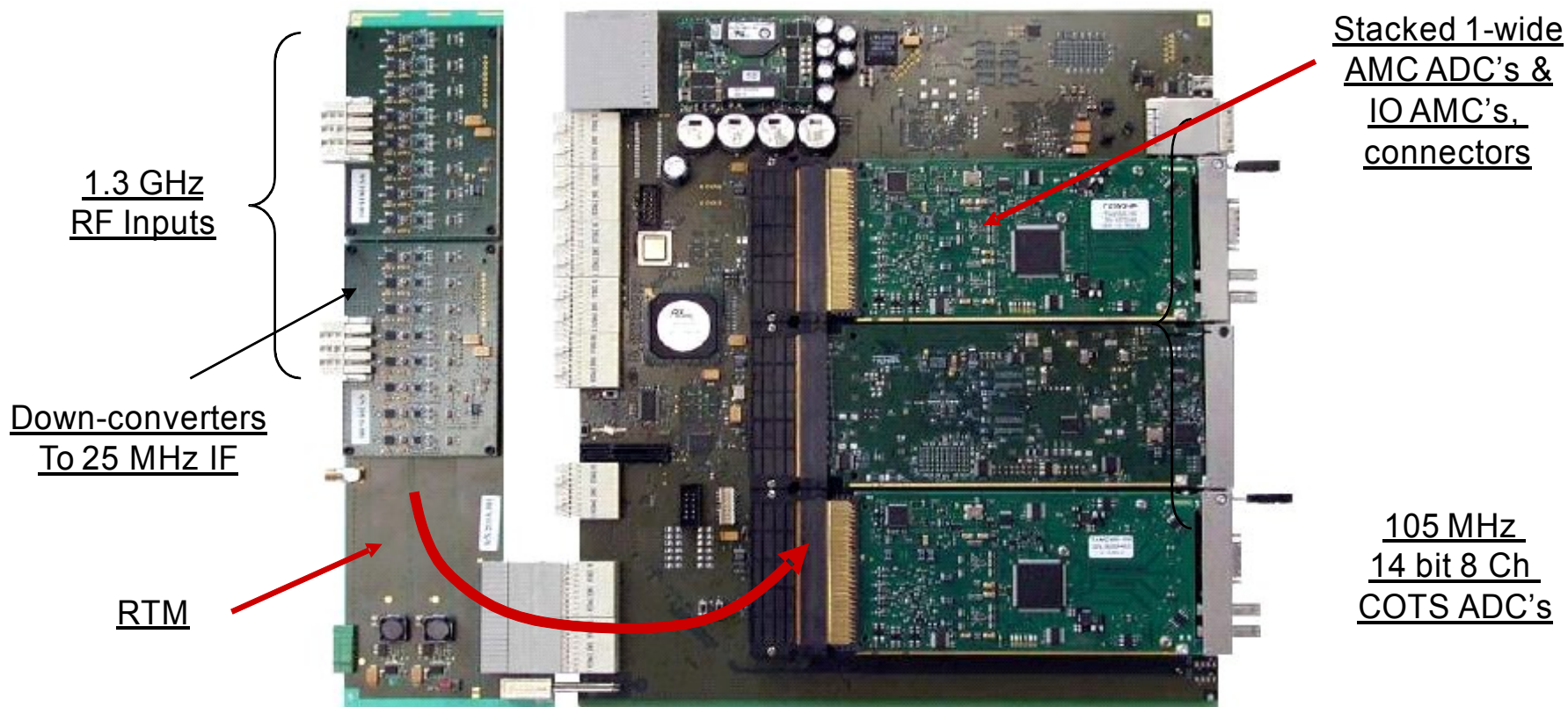
Oprogramowanie systemu LLRF





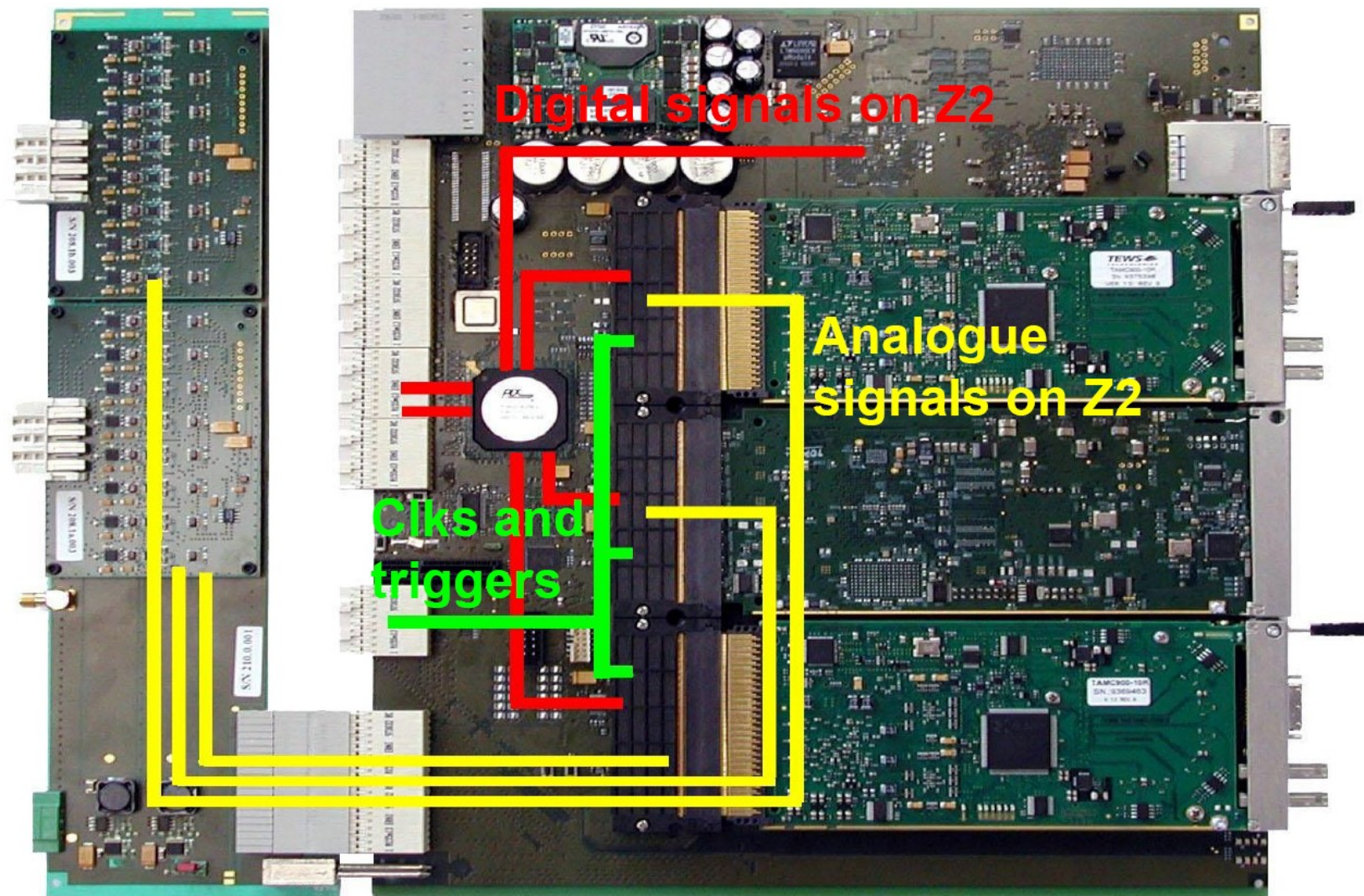
Prototypowa płyta sterująca systemem LLRF

ATCA-based LLRF control system





Sygnaly i interfejsy w systemie LLRF

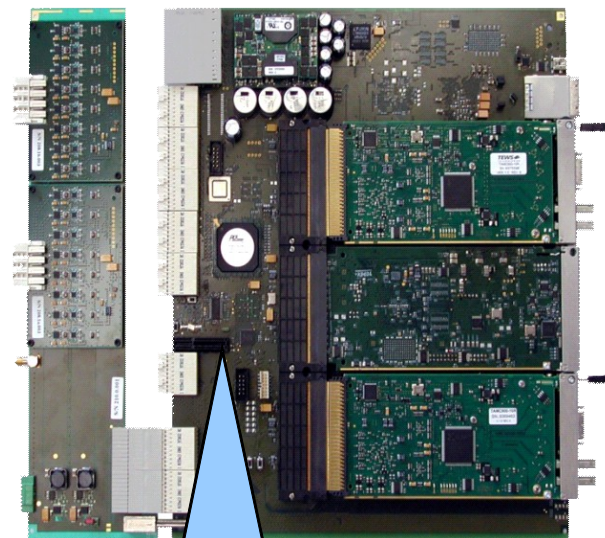




System IPMI na płycie systemu LLRF



- Management of ATCA carrier board,
- Management of AMC modules,
- Monitoring of ATCA health (diagnostics),
- E-Keying for PCIe, Gb Ethernet and user defined Low Latency Connection,
- Monitoring of temperature, power supply, clocks, etc...

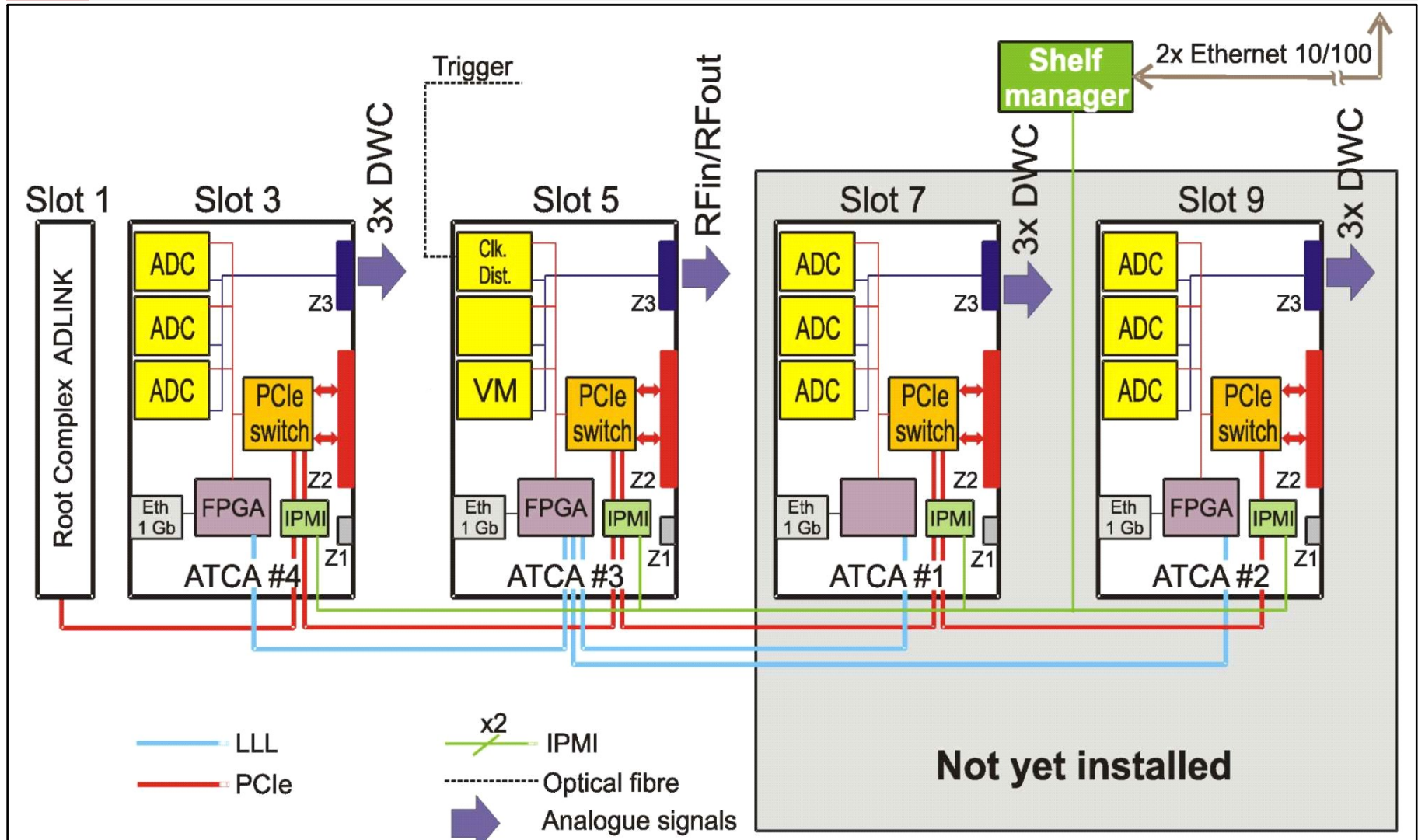


IPMC
ATMEGA 1281
microcontroller with
dedicated
management hardware



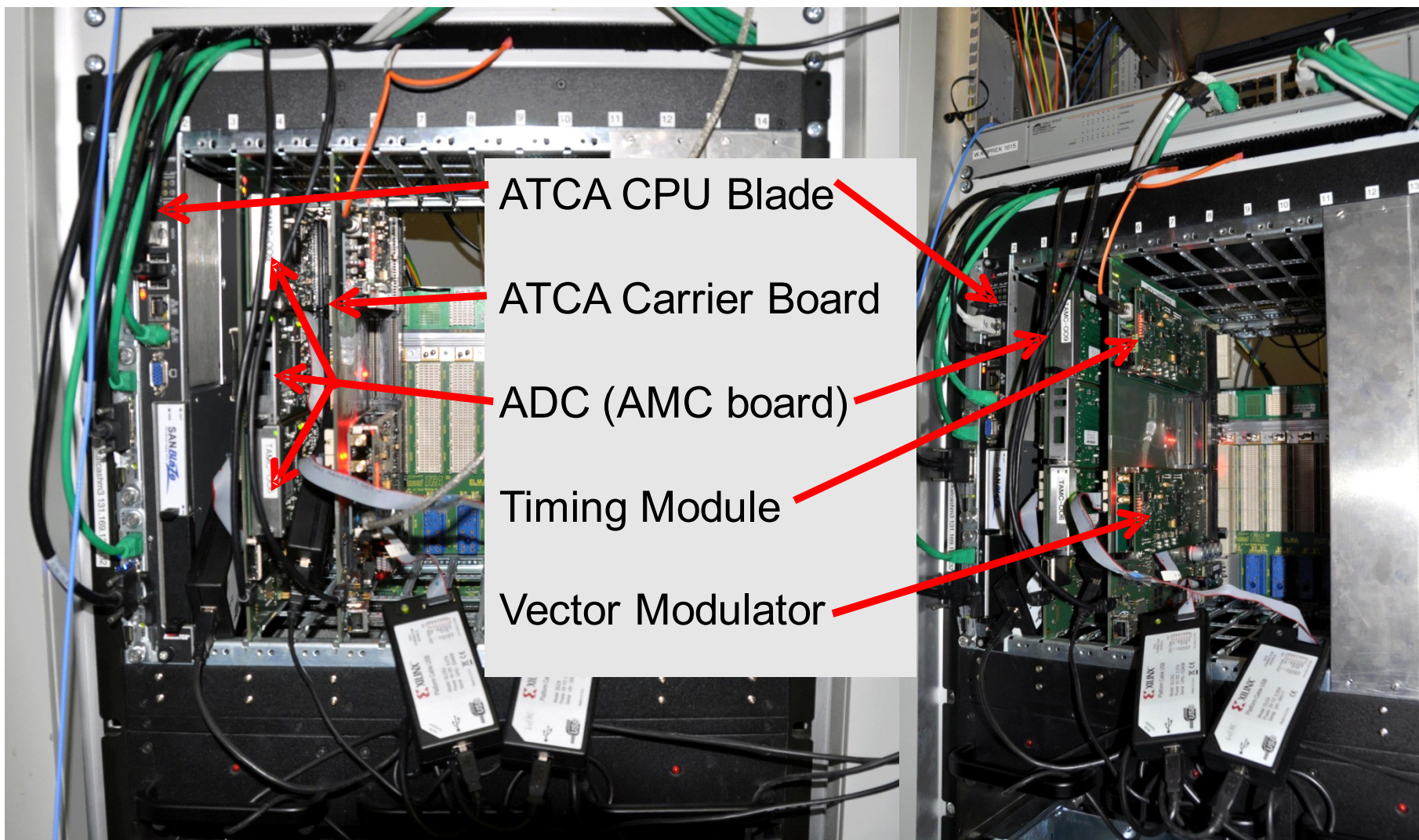


System sterujący pojedynczym kry-modułem (3)





System LLRF podczas testów w ośrodku DESY



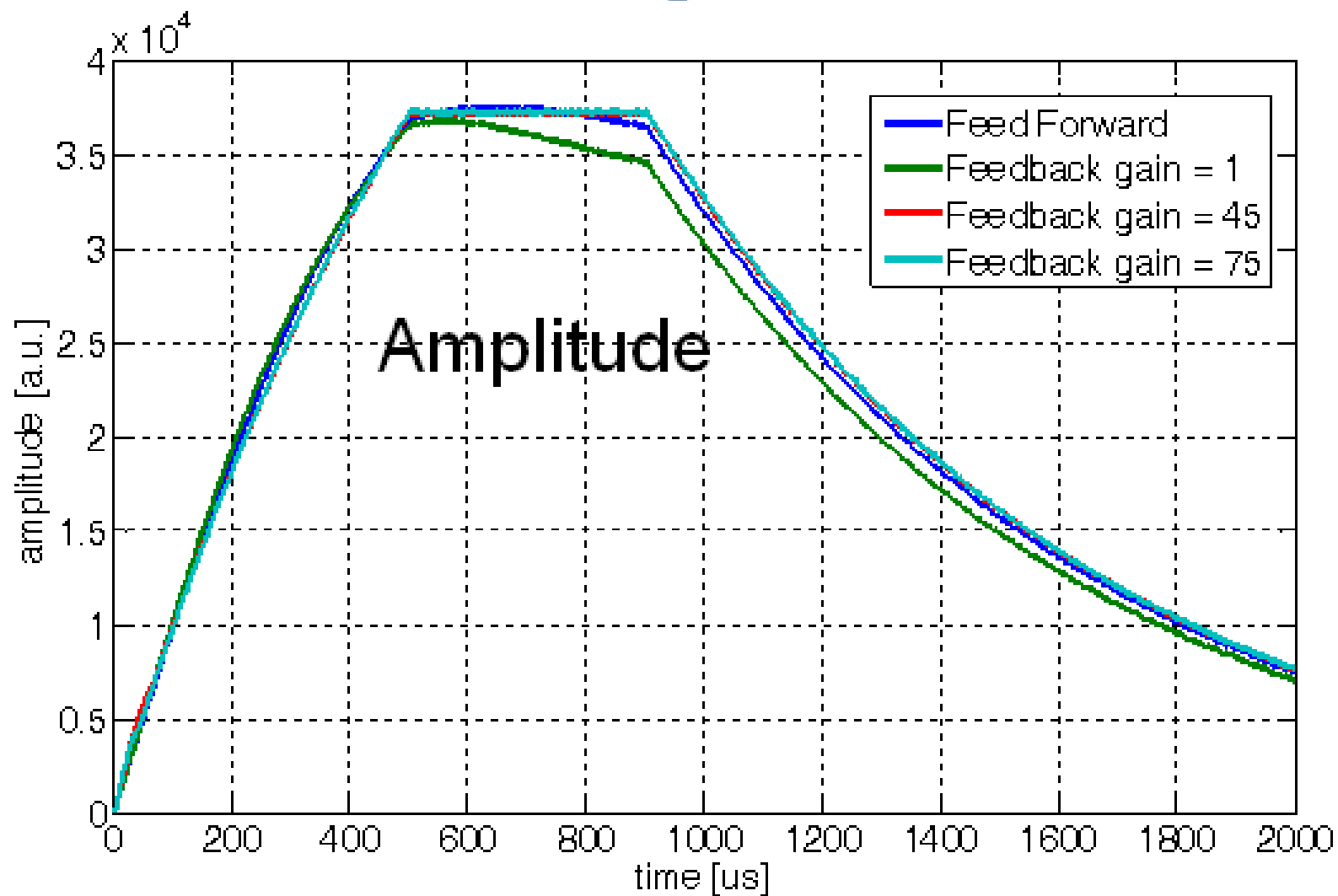


Kaseta ATCA z systemem sterującym 24 wnękami przyspieszającymi





Charakterystyki natężenia pola przyspieszającego





KAPITAŁ LUDZKI
NARODOWA STRATEGIA SPÓJNOŚCI

UNIA EUROPEJSKA
EUROPEJSKI
FUNDUSZ SPOŁECZNY



„Systemy czasu rzeczywistego” „Wprowadzenie do przedmiotu”

Prezentacja jest współfinansowana przez
Unię Europejską w ramach
Europejskiego Funduszu Społecznego w projekcie pt.

*„Innowacyjna dydaktyka bez ograniczeń - zintegrowany rozwój Politechniki Łódzkiej -
zarządzanie Uczelnią, nowoczesna oferta edukacyjna i wzmacniania zdolności do
zatrudniania osób niepełnosprawnych”*

Prezentacja dystrybuowana jest bezpłatnie



Politechnika Łódzka

Politechnika Łódzka, ul. Żeromskiego 116, 90-924 Łódź, tel. (042) 631 28 83
www.kapitalludzki.p.lodz.pl