

## Propozycja pracy dyplomowej

2008 62

### Temat

Układ do pomiaru ładunku bramki tranzystorów mocy metodą ataku prądowego

Circuit for power transistor gate charge measurement

### Opiekun, opiekun dodatkowy

dr inż. Sławomir Bek, mgr inż. Łukasz Starzak

### Cel, geneza i zakres pracy

Celem pracy jest wykonanie układu do pomiaru ładunku bramki polowych tranzystorów mocy MOSFET i IGBT metodą ataku prądowego.

Ładunek bramki (oraz jego poszczególne składowe) jest istotnym parametrem polowych tranzystorów mocy, posiadającym duże znaczenie praktyczne dla projektantów układów elektronicznych. Pozwala on oszacować szybkość przełączania i moc strat dynamicznych w przyrządzie, a tym samym dobrać przyrząd do konkretnej aplikacji, jak również odpowiednio zaprojektować obwód sterowania. Iloczyn rezystancji w stanie załączenia i ładunku bramki jest ogólnie przyjętym parametrem syntetycznie charakteryzującym statyczne i dynamiczne właściwości tranzystora. Układ do pomiaru ładunku bramki będzie wykorzystywany w Katedrze do badań naukowych nad wpływem kluczy półprzewodnikowych na działanie układów przekształtnikowych, jak również jako element stanowiska dydaktycznego obrazującego istotność ładunku bramkowego i pokazującego jedną z metod jego wyznaczania.

Skonstruowany układ powinien umożliwiać pomiar ładunku bramki tranzystorów MOSFET i IGBT o maksymalnej mocy znamionowej rzędu odpowiadającego obudowie TO247. Powinien on działać na zasadzie ataku prądowego, w związku z czym istotnym elementem będzie źródło prądu stałego o nastawnej amplitudzie. Układ powinien również umożliwiać nastawę maksymalnego napięcia bramki. Zasilanie obwodu mocy będzie realizowane z zewnętrznego zasilacza; należy przewidzieć możliwość pracy z napięciami do 600 V. Wstępnie przewiduje się wyznaczanie ładunku w drodze rejestracji na oscyloskopie przebiegu napięcia bramka-źródło i detekcji poszczególnych odcinków czasu, lub w drodze rejestracji prądu bramki i jego całkowania. Do celów przetwarzania danych należy zaimplementować odpowiednie funkcje w programie Scilab. Układ należy wyposażyć w interfejs użytkownika i zabezpieczenia umożliwiające zastosowanie w laboratorium dydaktycznym. W pracy należy opisać również inne metody wyznaczania ładunku bramki.

### Możliwość poszerzenia lub modyfikacji zakresu

Implementacja pomiaru ładunku w mikroprocesorze. Komunikacja z komputerem.

### Pożądane umiejętności na poziomie programu studiów

Obsługa aparatury pomiarowej. Projektowanie i konstrukcja układów elektronicznych. Zdolność rozumienia zagadnień algorytmów przetwarzania danych.

### Podstawowa literatura

Napieralski A., Napieralska M.: *Polowe półprzewodnikowe przyrządy dużej mocy*. Warszawa: Wydawnictwa Naukowo-Techniczne, 1995.

Benda V., Gowar J., Grant D. A.: *Power Semiconductor Devices: Theory and Applications*. Chichester: Wiley, 1999.

Horowitz P., Hill W.: *Sztuka elektroniki*. Warszawa: Wydawnictwa Komunikacji i Łączności, 2006.

Opisy układów dostępne w prasie technicznej i sieci Internet. Publikacje naukowe wybrane przez dyplomanta; proponuje się rozpocząć poszukiwania od:

Shinohara S.: Analysis of power losses in MOSFET synchronous rectifiers by using their design parameters. In: *Proceedings of the 10th International Symposium on Power Semiconductor Devices and ICs*. 1998.

Huetting R.J.E. et al.: Gate-drain charge analysis for switching in power trench MOSFETs. *IEEE Transactions on Electron Devices*, vol. 51, no. 8, 2004.

Sodhi R., Brown S., Kinzer D.: Integrated design environment for DC/DC converter FET optimization. In: *The 11th International Symposium on Power Semiconductor Devices and ICs. ISPSD '99. Proceedings*. 1999.

Abraham L., Bramm G., Reddig M.: Investigation on IGBT switching process with variable gate charge current. In: *Fifth European Conference on Power Electronics and Applications. EPE 1993*. Vol. 2. 1993.

Saito W. et al.: Suppression of dynamic on-resistance increase and gate charge measurements in high-voltage GaN-HEMTs with optimized field-plate structure. *IEEE Transactions on Electron Devices*, vol. 54, no. 8, 2007.