



PODZESPOŁY I UKŁADY SCALONE MOCY

Ćwiczenie A3

Charakterystyka ładunku bramki

Opracowanie ćwiczenia i instrukcji:
Łukasz Starzak

Łódź 2019

Spis treści

B Wprowadzenie do ćwiczenia	5
1. Cel i przebieg ćwiczenia.....	5
2. Ładunek bramki	6
2.1. Warunki przełączenia związane ze sterowaniem ładunkowym.....	6
2.1.a. Załączający ładunek bramki.....	6
2.1.b. Ładunek bramki a pojemności tranzystora.....	6
2.1.c. Charakterystyka ładunku bramki.....	8
2.1.d. Ładunek załączający na charakterystyce ładunku bramki.....	10
2.2. Czas przełączania.....	12
2.2.a. Atak prądowy a przełączanie z obciążeniem rezystancyjnym.....	12
2.2.b. Elementy obwodu sterowania	12
2.2.c. Szybkość załączania.....	13
2.2.d. Opóźnienie załączania	14
2.2.e. Wyłączanie.....	15
2.3. Dalsze zastosowania ładunku bramki	17
2.3.a. Obciążenie źródła	17
2.3.b. Pobór mocy przez obwód sterowania.....	17
2.3.c. Moc strat w elementach obwodu sterowania	18
C Doświadczenie.....	21
3. Pomiary	21
3.1. Opis układu pomiarowego	21
Budowa i zasada działania.....	21
Połączenia i pomiary	24
3.2. Przygotowanie do pomiarów	25
Układ laboratoryjny	25
Zasilanie	25
Sprzęt pomiarowy.....	25
Pomiar próbny	27
3.3. Wykonanie pomiarów.....	28
Obciążenie znamionowe	28
Zmiana warunków obciążenia	28
Zmiana prądu pomiarowego	29
Zakończenie pomiarów	29
D Wyniki.....	31
4. Opracowanie wyników	31
4.1. Atak prądowy dla obciążenia znamionowego	31
Działanie układu	31
Wyznaczenie składników ładunku bramki.....	31
Porównanie z parametrami katalogowymi.....	33
Pojemności tranzystora.....	33
Wpływ układu sterowania	34
4.2. Składniki ładunku bramki dla zmiennych warunków obciążenia.....	35
Prąd przewodzenia	35
Napięcie blokowania.....	36
E Informacje	39
5. Literatura	39

Wprowadzenie do ćwiczenia

1. Cel i przebieg ćwiczenia

Celem niniejszego ćwiczenia jest pomiar charakterystyki ładunku bramki tranzystora MOSFET mocy i wyznaczenie poszczególnych jej parametrów. Przeanalizowany również zostanie wpływ prądu przewodzenia i napięcia blokowania na te parametry.

Przebieg charakterystyki ładunku bramki i jego geneza fizyczna oraz praktyczne znaczenie tej charakterystyki zostały dokładnie przeanalizowane w niniejszej instrukcji. Ogólna metoda jej wyznaczania została natomiast zaprezentowana w literaturze [1].

2. Ładunek bramki

2.1. Warunki przełączenia związane ze sterowaniem ładunkowym

2.1.a. Załączający ładunek bramki

Zgodnie z zasadą sterowania ładunkowego przez bramkę izolowaną [2], do załączenia przyrządu konieczne jest dostarczenie określonego ładunku w celu przeładowania pojemności struktury. Ładunek, jaki musi być dostarczony do bramki tranzystora w celu jego załączenia przy danym prądzie przewodzenia nazywa się **załączającym ładunkiem bramki** $Q_{G(on)}$ (ang. *gate turn-on charge*).

Nierówności

$$\Delta q_G(t_{on}) > Q_{G(on)} \quad (2.1)$$

dla załączania oraz

$$-\Delta q_G(t_{off}) > \Delta q_G(t_{on}) - Q_{G(on)} \quad (2.2)$$

dla wyłączania, opisują **drugi warunek poprawnego przełączania** tranzystora, związany z ładunkowym mechanizmem sterowania.

Powyższe nierówności mówią, że:

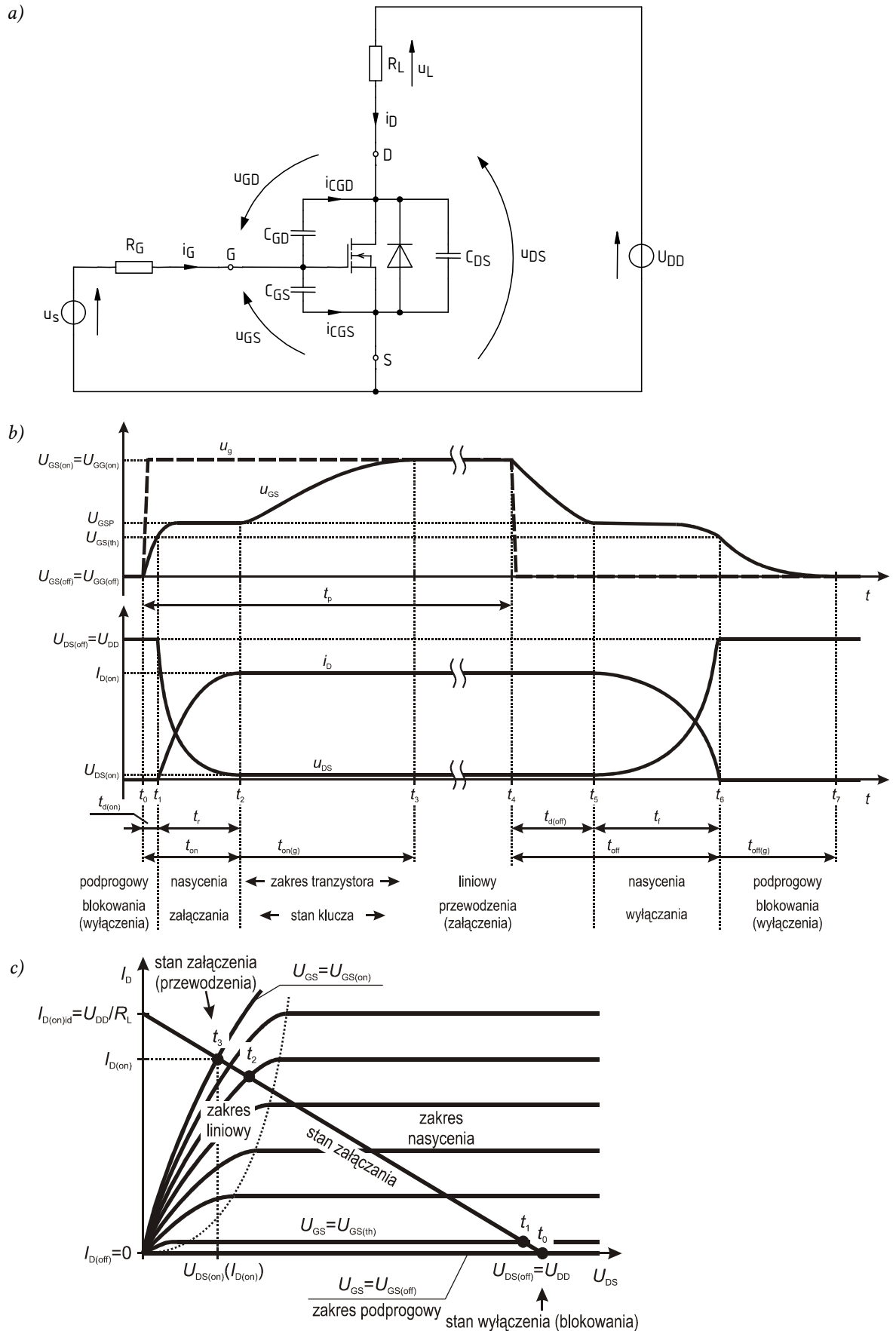
- 1° w celu załączenia polowego tranzystora mocy, do jego bramki należy dostarczyć co najmniej ładunek równy załączającemu ładunkowi bramki $Q_{G(on)}$ (w danych warunkach $I_{D(on)}$, $U_{DS(off)}$);
- 2° w celu wyłączenia polowego tranzystora mocy, z jego bramki należy odprowadzić co najmniej nadwyżkę ładunku doprowadzonego przy załączaniu $\Delta q_G(t_{on})$ ponad załączający ładunek bramki $Q_{G(on)}$.

2.1.b. Ładunek bramki a pojemności tranzystora

Przypomnijmy, w jaki sposób pojemność wejściowa C_{in} zmienia się w trakcie procesu załączania [2]. Można ją zawsze przedstawić jako kombinację pojemności C_{GS} i C_{GD} (por. rys. 2):

- 1) w etapie 1, do osiągnięcia przez napięcie u_{GS} wartości progowej $U_{GS(th)}$ (przedział t_0-t_1 , rys. 1b)

$$C_{in} = C_{GS} + C_{GD} \Big|_{U_{DS}=U_{DD}} \quad (2.3)$$



Rys. 1. Tranzystor VDMOS w układzie klucza dolnego z obciążeniem rezystancyjnym: a) schemat elektryczny; b) przebiegi podczas przełączania; c) prosta pracy na tle statycznych charakterystyk wyjściowych (wykres bez zachowania skali czasu i U_{GS} – w rzeczywistości, zgodnie z rys. b, punkty t_0 i t_1 oraz t_2 i t_3 niemal się pokrywają)

- 2) w etapie 2, podczas narastania prądu od zera do pełnego obciążenia $I_{D(on)}$ (przedział t_1-t_2)

$$C_{in} = C_{GS} + C_{GD}(1 + g_{fs}R_L) = C_{GS} + C_{GD}(1 - g_u) \quad (2.4)$$

gdzie g_{fs} jest transkonduktancją tranzystora

$$g_{fs} = \frac{\Delta i_D}{\Delta u_{GS}} \quad (2.5)$$

zaś g_u – jego wzmocnieniem napięciowym

$$g_u = \frac{du_{DS}}{du_{GS}} \quad (2.6)$$

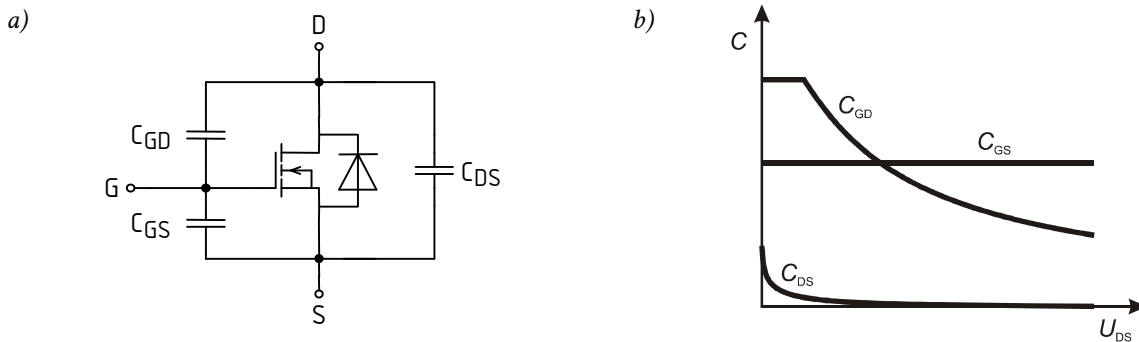
- 3) w etapie 3, kiedy tranzystor jest już załączony (zakres liniowy), ale napięcie u_{GS} narasta do wartości $U_{GG(on)}$ (przedział t_2-t_3)

$$C_{in} = C_{GS} + C_{GD}|_{U_{DS(on)}} \quad (2.7)$$

Z powyższego płynie niezwykle istotny wniosek. **Pojemność wejściowa** tranzystora polowego mocy w trakcie jego przełączania **zmienia się** i przez większość czasu jest **dużo większa od katalogowej pojemności wejściowej** C_{iss} [1]. Skoro tak, to żadna stała wartość pojemności – a w szczególności katalogowy parametr C_{iss} – nie może służyć do obliczenia załączającego ładunku bramki ze wzoru

$$Q_G = C_G U_{GS} \quad (2.8)$$

przez proste podstawienie $C_G = C_{iss}$. Obliczony ładunek byłby bowiem znacznie zaniżony, co rodzi ryzyko niespełnienia warunku (2.1) – a więc niepełnego załączenia tranzystora.



Rys. 2. Pojemności tranzystora MOSFET o konstrukcji VDMOS: a) wielkosygnałowy schemat zastępczy tranzystora; b) typowe zależności od napięcia U_{DS}

2.1.c. Charakterystyka ładunku bramki

Skoro niemożliwe jest opisanie warunków załączania za pomocą parametrów pojemnościowych, załączający ładunek bramki musi być podany w formie bezpośredniej. Służy temu zamieszczana w karcie katalogowej **charakterystyka ładunku bramki** (ang. *gate charge characteristic*, rys. 3). Podaje ona, w jaki sposób narasta chwilowe napięcie bramka-źródło u_{GS} w miarę dostarczania ładunku q_G do bramki podczas załączania tranzystora.

Charakterystyka ta jest wyznaczana w drodze testu nazywanego **atakem prądowym** [2]. Ogólnie rzecz ujmując, polega on na doprowadzeniu do załączenia tranzystora i rejestracji przebiegu napięcia u_{GS} w specjalnym układzie pomiarowym, dzięki któremu:

- 1° prąd ładowania bramki I_G jest stały przez cały czas załączania – dzięki czemu ładunek jest proporcjonalny do czasu zgodnie z zależnością

$$\Delta q_G(\Delta t) = \int_{\Delta t} i_G dt = \int_{\Delta t} I_G dt = I_G \int_{\Delta t} dt = I_G \Delta t \quad (2.9)$$

a więc oś czasu można bezpośrednio przeskalać na kulomby;

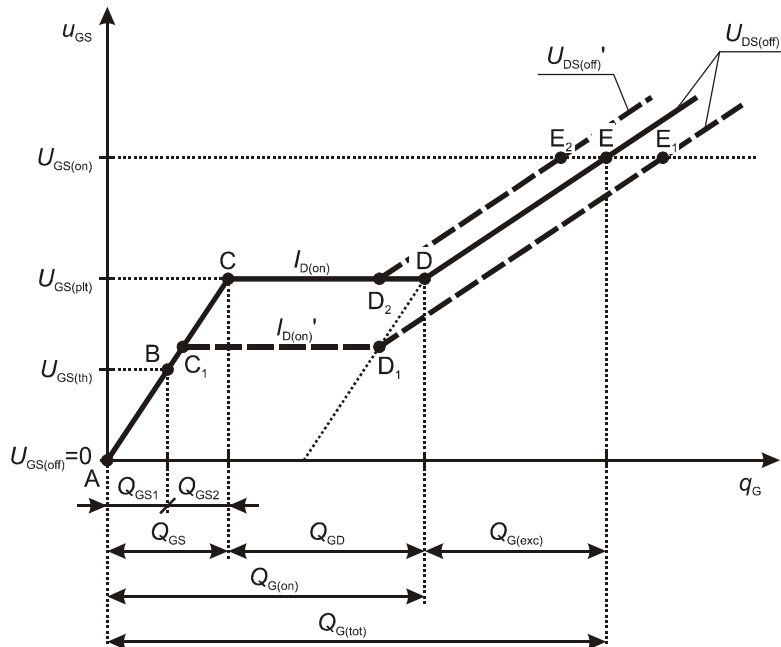
- 2° w przebiegu załączania można wyróżnić trzy odcinki takie, że pojemność wejściową C_{in} w każdym z nich można uznać za zależną w prosty sposób od pojemności schematu zastępczego C_{GS} i C_{GD} , a przyjmując, że są one odcinkami stałe, narastanie napięcia u_{GS} jest liniowe zgodnie z równaniem kondensatora

$$i_G = C_{in} \frac{du_{GS}}{dt} \quad (2.10)$$

z którego otrzymujemy

$$\frac{du_{GS}}{dt} = \frac{I_G}{C_{in}} = \text{const} \quad (2.11)$$

Przeanalizujemy podstawową gałąź charakterystyki ładunku bramki, zaznaczoną na rys. 3 linią ciągłą. Odpowiada ona załączaniu tranzystora do pewnego prądu przewodzenia $I_{D(on)}$ od pewnego napięcia blokowania $U_{DS(off)}$. Załóżmy dla ustalenia uwagi, że amplituda napięcia sterującego ma pewną wartość $U_{GS(on)}$ zaznaczoną na wykresie. W związku z tym załączenie (w odniesieniu do obwodu bramki) zakończy się w punkcie E, a do bramki zostanie dostarczony całkowity ładunek $Q_{G(tot)}$.



Rys. 3. Charakterystyka ładunku bramki: $I_{D(on)'} < I_{D(on)}$, $U_{DS(off)'} < U_{DS(off)}$

Ładunek ten posiada 3 składowe wynikające z ładowania poszczególnych pojemności schematu zastępczego w następujący sposób (którego nie będziemy tu uzasadniać – jest on ściśle związany z konstrukcją i działaniem układu pomiarowego służącego do przeprowadzania ataku prądowego).

1. **Ładunek pojemności bramka-źródło** Q_{GS} jest proporcjonalny do czasu, jaki upływa od początku procesu załączania w obwodzie bramki do wypłaszczenia napięcia bramka-źródło – czyli do odcinka A–C. Test ataku prądowego z zasady zaczyna się w momencie, gdy $u_{GS} = 0$. Dlatego w dalszych analizach będziemy dla uproszczenia zawsze przyjmować $U_{GS(off)} = 0$. Ładunek ten posiada dwie składowe.
 - a. **Składowa pierwsza** Q_{GS1} jest proporcjonalna do odcinka czasu od początku procesu w obwodzie bramki do przekroczenia przez napięcie u_{GS} wartości progowej $U_{GS(th)}$ – czyli do odcinka A–B. Zależy więc ona wyłącznie od napięcia progowego $U_{GS(th)}$ (które oczywiście jest stałe dla danego tranzystora).
 - b. **Składowa druga** Q_{GS2} jest proporcjonalna do odcinka czasu od przekroczenia napięcia progowego do osiągnięcia przez prąd i_D wartości pełnego prądu przewodzenia $I_{D(on)}$ – czyli do odcinka B–C. Z działania układu pomiarowego wynika, że odbywa się to przy stałym napięciu $u_{DS} = U_{DS(off)}$. Wobec tego składowa ta zależy tylko od prądu przewodzenia $I_{D(on)}$.
2. **Ładunek pojemności bramka-dren** Q_{GD} jest proporcjonalny do czasu występowania stałego napięcia u_{GS} , $U_{GS(plt)}$ (ang. *plateau voltage* ‘napięcie płaskowyżu’) – czyli do odcinka C–D. W tym czasie napięcie u_{DS} opada od wartości $U_{DS(off)}$ do wartości $U_{DS(on)}$. Towarzyszy temu millerowska multiplikacja pojemności C_{GD} na wejście, która powoduje spowolnienie narastania napięcia u_{GS} w takim stopniu, że można je uznać za stałe. Ponieważ $U_{DS(on)} \ll U_{DS(off)}$, ładunek ten zależy praktycznie tylko od napięcia blokowania $U_{DS(off)}$.
3. **Ładunek nadmiarowy** $Q_{G(exc)}$ (ang. *excess gate charge*) jest proporcjonalny do czasu narastania napięcia od wartości $U_{GS(plt)}$ do wartości wymuszonej $U_{GS(on)}$ – czyli do odcinka D–E. Jego wartość zależy więc od różnicy tych napięć. Dostarczany jest on do obu pojemności C_{GS} i C_{GD} .

Suma powyższych ładunków stanowi **całkowity ładunek bramki** $Q_{G(tot)}$. Definiuje się go jako ładunek dostarczony do bramki w czasie trwania procesu załączania, w określonych warunkach (zdefiniowanych przez wartości $U_{DS(on)}$, $U_{DS(off)}$, $U_{GS(on)}$, $U_{GS(off)}$). Przy tym załączanie należy rozumieć w odniesieniu do obwodu bramki (przedział $t_0...t_3$ na rys. 1b) – nie samego tylko obwodu głównego, w którym załączanie trwa krócej (przedział $t_1...t_2$).

2.1.d. Ładunek załączający na charakterystyce ładunku bramki

Przypomnijmy, że tranzystor jako klucz jest w pełni załączony już w chwili t_2 (rys. 1b). Wówczas prąd główny ma już wartość maksymalną $I_{D(on)}$ (wymuszoną zewnętrznie), a napięcie główne ma niską wartość ustaloną $U_{DS(on)}$ (wynikającą z wymuszonej wartości prądu głównego). Z zasady działania układu, w którym przeprowadza się test ataku prądowego wynika, że warunki te zostają spełnione w punkcie D. W związku z tym **załączający ładunek bramki** z definicji odpowiada odcinkowi między punktami A i D i stanowi sumę ładunków

$$Q_{G(on)} = Q_{GS} + Q_{GD} \quad (2.12)$$

Tłumaczy to nazwę „nadmiarowy” nadaną trzeciemu ładunkowi, który nie jest niezbędny do załączenia tranzystora. Wynika on z nadmiaru napięcia sterującego, który jest niezbędny ze względu na konieczność zapewnienia niskiej rezystancji dren-źródło i minimalizacji wrażliwości układu na zaburzenia.

Charakterystyka ładunku bramki wyznaczana jest dla określonych, **podanych w karcie katalogowej warunków** $I_{D(on)}$ i $U_{DS(off)}$. Jak wynika z przeprowadzonej analizy, przełączający ładunek bramki $Q_{G(on)}$ zależy od tych czynników, natomiast nie zależy od amplitudy napięcia sterującego $U_{GS(on)}$. I tak:

- 1) zmniejszenie **prądu przewodzenia** $I_{D(on)}$ powoduje zmniejszenie ładunku Q_{GS2} , czyli skrócenie odcinka B–C (punkt C₁ na rys. 3). W konsekwencji punkt

załączenia tranzystora D przesunie się do punktu D_1 (zmniejszenie ładunku $Q_{G(on)}$). Z kolei punkt zakończenia procesu w obwodzie bramki E przesunie się do punktu E_1 (zwiększenie ładunku $Q_{G(tot)}$). Zależność ta wynika z obniżenia napięcia $U_{GS(plt)}$ zgodnie z zależnością (2.5). Z reguły nie jest ona uwzględniona na charakterystyce, ale znajomość transkonduktancji g_{fs} pozwala na wyznaczenie napięcia $U_{GS(plt)}$ dla prądu innego niż nominalny i wykonanie odpowiedniej konstrukcji graficznej;

- 2) im mniejsze **napięcia blokowania** $U_{DS(off)}$, tym mniejszy ładunek Q_{GD} , czyli krótszy odcinek C–D (punkt D_2 na rys. 3 – zmniejszenie ładunku $Q_{G(on)}$). Punkt C nie zmienia swojego położenia, natomiast w konsekwencji punkt zakończenia całego procesu E przesuwa się do punktu E_2 (zmniejszenie ładunku $Q_{G(tot)}$). Charakterystyka ładunku bramki zwykle podaje krzywe dla kilku wartości $U_{DS(off)}$.

2.2. Czasy przełączania

2.2.a. Atak prądowy a przełączanie z obciążeniem rezystancyjnym

Jak zaznaczono, charakterystykę ładunku bramki otrzymuje się w wyniku przeprowadzenia testu ataku prądowego z użyciem specjalnego układu pomiarowego. Jego wyniki można jednak w pewnym stopniu skojarzyć z uzyskiwanymi w rzeczywistych układach pracy tranzystorów.

Porównajmy wyniki analizy procesu przełączania tranzystora w konfiguracji klucza dolnego z obciążeniem rezystancyjnym (zobrazowanego na rys. 1), przeprowadzonej w instrukcji [1], z wynikami analizy testu ładunku bramki dokonanej w podrozdziale 2.1. Wnioskujemy, że:

- 1) odcinkowi czasu od t_2 do t_3 (rys. 1b) odpowiada dokładnie ładunek $Q_{G(\text{exc})}$ (rys. 3), gdyż w obu przypadkach chodzi o doładowanie pojemności wejściowej już po załączeniu tranzystora;
- 2) ładunkom Q_{GS} i Q_{GD} nie można przyporządkować konkretnych odcinków na rys. 1b, bowiem w układzie rzeczywistym zarówno w przedziale $t_0...t_1$ (odcinek $t_{d(\text{on})}$), jak i w przedziale $t_1...t_2$ (odcinek t_r) ładunek dostarczany jest do obu pojemności C_{GS} i C_{GD} – podczas gdy na charakterystyce ataku prądowego ładunki związane z tymi pojemnościami są wyraźnie rozdzielone;
- 3) za to cały przedział czasu od t_0 do t_2 (odcinek t_{on}) odpowiada z definicji dokładnie ładunkowi $Q_{G(\text{on})}$, gdyż w obu przypadkach dostarczany jest taki ładunek, jaki jest niezbędny dla pełnego załączenia tranzystora:

$$\Delta q_G(t_{d(\text{on})}) + \Delta q_G(t_r) = \Delta q_G(t_{\text{on}}) = Q_{G(\text{on})} \quad (2.13)$$

- 4) oczywiście przedział od t_0 do t_3 (odcinek $t_{\text{on}(g)}$) odpowiada dokładnie ładunkowi $Q_{G(\text{tot})}$, gdyż obejmuje on pełen proces załączania aż do ustalenia się między bramką a źródłem wymuszonego napięcia $U_{GG(\text{on})}$. Wynika to również z wniosków sformułowanych wyżej, gdyż z jednej strony mamy sumę przedziałów $t_0...t_2$ i $t_2...t_3$, a z drugiej – ładunków $Q_{G(\text{on})}$ i $Q_{G(\text{exc})}$;
- 5) w czasie wyłączenia, w odcinku czasu $t_4...t_5$ usuwany jest dokładnie ładunek nadmiarowy $Q_{G(\text{exc})}$, skoro tranzystor w tym czasie pozostaje załączony;
- 6) w chwili t_5 ładunek zgromadzony na bramce równy jest dokładnie ładunkowi załączającemu $Q_{G(\text{on})}$, gdyż od tego momentu tranzystor zaczyna się wyłączać; usuwanie tego ładunku trwa do chwili t_7 , a w procesie tym ładunki Q_{GS} i Q_{GD} nie mogą być rozróżnione;
- 7) oczywiście na całym odcinku od t_4 do t_7 ($t_{\text{off}(g)}$) musi być usunięty całkowity ładunek bramki $Q_{G(\text{tot})}$, gdyż napięcie u_{GS} powraca do stanu wyjściowego z chwili t_0 – a więc do stanu wyjściowego (zasadniczo $q \approx 0$) musi również wrócić ładunek zgromadzony na bramce.

2.2.b. Elementy obwodu sterowania

Sformułowane wyżej wnioski pozwolą nam teraz na wyprowadzenie praktycznych zależności przydatnych w projektowaniu obwodu sterowania (bramki). Zasadniczo, po ustaleniu amplitudy impulsów źródła u_g , tj. poziomów $U_{GS(\text{on})}$ i $U_{GS(\text{off})}$, pozostaje do obliczenia wartość rezystancji bramkowej R_G (rys. 1a).

Niezależnie od złożonych procesów zachodzących w tranzystorze, wartość R_G w każdym etapie załączania lub wyłączania **wchodzi w skład stałej czasowej** ładowania lub rozładowania pojemności wejściowej τ_G określonej wzorem

$$\tau_G = R_G C_{\text{in}} \quad (2.14)$$

przy czym przebieg napięcia bramka-źródło określony jest zależnością

$$u_{GS} = U_{GG(on)}(1 - e^{-t/\tau_G}) \quad (2.15)$$

W związku z tym parametr R_G wywiera decydujący wpływ na szybkość przełączania przyrządu.

Na rezystancję tę składają się w rzeczywistości **cztery elementy fizyczne**:

- 1) rezystancja opornika włączonego szeregowo w obwód – typowo rzędu 10–100 Ω ,
- 2) rezystancja samej bramki (wewnątrz tranzystora) – typowo rzędu kilku omów,
- 3) rezystancja wewnętrzna rzeczywistego źródła napięcia – która może przyjmować bardzo różne wartości w zależności od konkretnego rozwiązania układowego,
- 4) rezystancja pasożytnicza połączeń.

Jakkolwiek ostatni składnik może być zwykle pominięty jako mało znaczący względem pozostałych, często zaniedbana nie może być obecność **pasożytniczej indukcyjności**. Jej niepożądany wpływ na działanie obwodu sterowania jest dwojaki:

- 1° spowalnia narastanie prądu bramki i_G – przez co spowolnieniu ulega dostarczanie ładunku do i odbieranie ładunku z bramki,
- 2° wchodzi w interakcję z pojemnością wejściową C_{in} – powodując powstanie oscylacji, które mogą zakłócić pracę przyrządu (np. wyłączając lub załączając go w niepożądaną chwilę).

Indukcyjność pasożytnicza minimalizuje się przede wszystkim poprzez skrócenie obwodu i zmniejszenie pola powierzchni obejmowanej przez ścieżkę, którą płynie prąd i_G . Jej wpływ na obwód można ograniczyć przez zwiększenie rezystancji, co jednak spowoduje wydłużenie czasów przełączania tranzystora.

2.2.c. Szybkość załączania

Jak wykazemy, charakterystyka ładunku bramki **wiąże szybkość załączania**, określoną przez czasy $t_{d(on)}$, t_r i t_{on} , **z parametrami tranzystora i obwodu bramki**. Obwód ten opisuje napięciowe prawo Kirchhoffa, przy naszych oznaczeniach przyjmujące postać (zob. rys. 1a)

$$u_g - i_G R_G - u_{GS} = 0 \quad (2.16)$$

stąd prąd

$$i_G = \frac{u_g - u_{GS}}{R_G} \quad (2.17)$$

przy czym jest on jednocześnie równy szybkości dostarczania ładunku do bramki:

$$i_G = \frac{dq_G}{dt} \quad (2.18)$$

Zwykle najistotniejszy jest czas opadania napięcia u_{DS} i narastania prądu i_D , gdyż całka z iloczynu tych wielkości określa dynamiczne straty mocy podczas załączania. Zgodnie z rys. 1b, odbywa się to na odcinku t_1-t_2 , a więc przez czas narastania t_r .

Przyjmując, że w tym przedziale czasu napięcie u_{GS} jest stałe i równe $U_{GS(plt)}$, również prąd ładowania musi być stały, co wynika ze wzoru (2.17):

$$I_G(t_r) = \frac{U_{GG(on)} - U_{GS(plt)}}{R_G} \quad (2.19)$$

Jeżeli tak, to zależność (2.18) upraszcza się do

$$I_G(t_r) = \frac{dq_G}{dt} = \frac{\Delta q_G}{\Delta t} = \frac{\Delta q_G(t_r)}{t_r} \quad (2.20)$$

Z przeprowadzonej w paragrafie 2.2.a analizy porównawczej wynika, że ładunku $\Delta q_G(t_r)$ nie da się wprost skojarzyć z żadnym z ładunków ataku prądowego. Musimy więc przyjąć jakieś założenie upraszczające.

Całemu odcinkowi t_0-t_2 (rys. 1b) odpowiada dokładnie ładunek $Q_{G(on)}$. Z tego ładunku składnik Q_{GS1} odpowiada ładowaniu pojemności C_{GS} do napięcia progowego. W tej fazie napięcie u_{DS} ma wciąż wysoką wartość ze stanu blokowania, czyli pojemność C_{GD} jest mała (rys. 2b). A więc nie ma większego znaczenia, że w ataku prądowym ładowana jest sama pojemność C_{GS} , zaś w rzeczywistym układzie – obie pojemności C_{GS} i C_{GD} . Ładunek Q_{GS1} odpowiada więc z dobrym przybliżeniem odcinkowi t_0-t_1 . Skoro tak, to reszta ładunku $Q_{G(on)}$ musi odpowiadać reszcie odcinka t_1-t_2 , czyli odcinkowi t_r :

$$\Delta q(t_r) = \Delta q(\Delta t_{02}) - \Delta q(\Delta t_{01}) = Q_{G(on)} - Q_{GS1} = Q_{GS2} + Q_{GD} \quad (2.21)$$

Uwzględniając powyższe i podstawiając (2.19) do (2.20) otrzymujemy ostatecznie

$$I_G(t_r) = \frac{Q_{GS2} + Q_{GD}}{t_r} \quad (2.22)$$

$$t_r = \frac{Q_{GS2} + Q_{GD}}{I_G(t_r)} = \frac{R_G(Q_{GS2} + Q_{GD})}{U_{GG(on)} - U_{GS(plt)}} \quad (2.23)$$

Jeżeli składowe ładunku Q_{GS} nie są znane, projektantowi nie pozostaje nic innego, jak zawyżyć ładunek i przyjąć $\Delta q(t_r) \approx Q_{G(on)}$. Wówczas

$$t_r \approx \frac{R_G Q_{G(on)}}{U_{GG(on)} - U_{GS(plt)}} \quad (2.24)$$

2.2.d. Opóźnienie załączania

W niektórych aplikacjach niezbędna jest wiedza o rozmiarze opóźnienia wejście-wyjście tranzystora, a więc o czasie opóźnienia przy załączaniu $t_{d(on)}$. Jak stwierdziliśmy przed chwilą, opóźnieniu między początkiem procesu w obwodzie bramki a początkiem procesu w obwodzie głównym odpowiada ładunek Q_{GS1} . Zauważyliśmy przy okazji, że w tym odcinku czasu $u_{DS} = U_{DD}$, zaś

$$C_{GD}|_{U_{DS}=U_{DD}} \ll C_{GS} \quad (2.25)$$

dlatego wzór (2.3) można uprościć do

$$C_{in}(t_{d(on)}) = C_{GS} = \text{const} \quad (2.26)$$

W takim razie ładowanie odbywa się wykładniczo, przy czym wymuszeniem jest różnica napięć $U_{GG(on)} - U_{GG(off)}$, zaś stanem ustalonym – napięcie $U_{GG(on)}$, stąd

$$u_{GS} = U_{GG(on)} - (U_{GG(on)} - U_{GG(off)}) \cdot e^{-t/R_G C_{GS}} \quad (2.27)$$

Podstawiając $u_{GS} = U_{GS(plt)}$ otrzymujemy

$$e^{-t_{d(on)}/R_G C_{GS}} = \frac{U_{GG(on)} - U_{GS(plt)}}{U_{GG(on)} - U_{GG(off)}} \Rightarrow t_{d(on)} = R_G C_{GS} \ln \frac{U_{GG(on)} - U_{GG(off)}}{U_{GG(on)} - U_{GS(plt)}} \quad (2.28)$$

Zauważmy, że pojemność C_{GS} można obliczyć zapisując wzór (2.8) dla punktu B charakterystyki ładunku bramki (rys. 3), a więc po dostarczeniu ładunku Q_{GS1} :

$$C_{GS} = \frac{Q_{GS1}}{U_{GS(th)}} \quad (2.29)$$

Jednak z zasady ataku prądowego wynika, że $u_{DS} = U_{DD}$ podczas dostarczania całego ładunku Q_{GS} , a więc uproszczenie (2.26) pozostaje ważne aż do punktu C, stąd również

$$C_{GS} = \frac{Q_{GS}}{U_{GS(plt)}} \quad (2.30)$$

Ponieważ wartości Q_{GS} i $U_{GS(plt)}$ dostępne są zawsze, uniwersalnym wyrażeniem będzie

$$t_{d(on)} = \frac{R_G Q_{GS}}{U_{GS(plt)}} \ln \frac{U_{GG(on)} - U_{GG(off)}}{U_{GG(on)} - U_{GS(plt)}} \quad (2.31)$$

2.2.e. Wyłączenie

Dla odcinka czasu opadania t_f wzór (2.17) po podstawieniu wartości napięć daje

$$I_G(t_f) = \frac{U_{GG(off)} - U_{GS(plt)}}{R_G} \quad (2.32)$$

Analogicznie jak dla załączania:

- w odcinku czasu $t_5 \dots t_7$ z bramki usuwany jest dokładnie ładunek $Q_{G(on)}$,
- w odcinku czasu $t_6 \dots t_7$ napięcie u_{DS} jest już wysokie, więc $C_{GD} \ll C_{GS}$,
- wobec tego z bramki usuwany jest z dobrym przybliżeniem ładunek Q_{GS1} ,
- a więc w czasie $t_5 \dots t_6$, czyli czasie t_f , usuwana jest reszta ładunku $Q_{G(on)}$:

$$\Delta q(t_f) = \Delta q(\Delta t_{57}) - \Delta q(\Delta t_{67}) = -(Q_{G(on)} - Q_{GS1}) = -(Q_{GS2} + Q_{GD}) \quad (2.33)$$

przy czym znak „-” odzwierciedla usuwanie ładunku.

Ze wzoru (2.32) wynika, że prąd rozładowania jest stały, a więc pochodna (2.18) może być uproszczona do

$$I_G(t_f) = \frac{dq_G}{dt} = \frac{\Delta q_G}{\Delta t} = \frac{\Delta q_G(t_f)}{t_f} = \frac{-(Q_{GS2} + Q_{GD})}{t_f} \quad (2.34)$$

Podstawiając powyższe do (2.32) otrzymujemy wynik ostateczny:

$$t_f = \frac{R_G (Q_{GS2} + Q_{GD})}{U_{GS(plt)} - U_{GG(off)}} \quad (2.35)$$

Przy tym jeżeli składniki ładunku Q_{GS} nie są znane, to należy wynik zawyżyć przyjmując $\Delta q(t_f) \approx Q_{G(on)}$:

$$t_f = \frac{R_G Q_{G(on)}}{U_{GS(plt)} - U_{GG(off)}} \quad (2.36)$$

Czas opóźnienia przy wyłączaniu $t_{d(\text{off})}$ można oszacować ze wzoru

$$t_{d(\text{off})} = \frac{R_G Q_{G(\text{exc})}}{U_{GG(\text{on})} - U_{GS(\text{plt})}} \ln \frac{U_{GG(\text{on})} - U_{GG(\text{off})}}{U_{GS(\text{plt})} - U_{GG(\text{off})}} \quad (2.37)$$

Można go uzyskać w sposób analogiczny, jak wzór (2.31), po uwzględnieniu, że w czasie $t_{d(\text{off})}$:

- w przedziale t_4 – t_5 , a więc w czasie $t_{d(\text{off})}$, usuwany jest dokładnie ładunek $Q_{G(\text{exc})}$,
- napięcie u_{DS} w tym przedziale czasu jest stałe (równe $U_{DS(\text{on})}$), więc pojemność wejściowa jest również stała [patrz zależność (2.7)],
- rozładowanie pojemności wymuszone jest przez różnicę napięć $U_{GG(\text{off})} - U_{GG(\text{on})}$,
- po czasie $t_{d(\text{off})}$ napięcie u_{GS} osiąga wartość $U_{GS(\text{plt})}$.

2.3. Dalsze zastosowania ładunku bramki

2.3.a. Obciążenie źródła

Projektant musi zapewnić, że nie zostanie przekroczona wydajność źródła impulsów. W przeciwnym razie ładunek będzie dostarczany do bramki wolniej niż przewidywano i **czasy przełączania będą dłuższe**. Może również dojść do **przegrzania sterownika**.

Z powyższego punktu widzenia poprawną pracę zapewnia spełnienie warunków

$$i_{G(on)} \leq I_{source} \quad (2.38)$$

$$|i_{G(off)}| \leq I_{sink} \quad (2.39)$$

W zależności od konkretnego układu i wymagań projektowych, może być konieczne wzięcie pod uwagę wartości szczytowych prądu bramki w całym przedziale czasu przełączania ($t_{on(g)}$ i $t_{off(g)}$), lub też wyłącznie w czasie faktycznej zmiany wielkości wyjściowych (t_r i t_f).

W tym drugim przypadku prądy wyrażają się zależnościami (2.22) i (2.34). Natomiast w przypadku pierwszym mogą być one łatwo obliczone z wartości rezystancji R_G , obliczonej na podstawie ładunku bramki, w następujący sposób.

Podczas załączania prąd bramki osiąga **wartość szczytową** $i_{G(pk)}$ w chwili t_0 (rys. 1b). Wówczas bowiem wymuszona jest największa różnica napięć między źródłem sterującym a obwodem bramki tranzystora ($u_g = U_{GG(on)}$, $u_{GS} = U_{GG(off)}$). Tak więc, przyjmując rzeczywiste źródło impulsów sterujących,

$$i_{G(pk)} = i_G(t_0) = \frac{U_{GG(on)} - U_{GG(off)}}{R_G} = \frac{(U_{GG} - \Delta U_{OH}) - (0 + \Delta U_{OL})}{R_G} = \frac{U_{GG} - (\Delta U_{OH} + \Delta U_{OL})}{R_G} \quad (2.40)$$

gdzie U_{GG} jest napięciem zasilania bufora wyjściowego, zaś ΔU_{OH} i ΔU_{OL} – spadkami potencjału na wyjściu sterownika odpowiednio w stanie wysokim i niskim (względem odpowiednio napięcia zasilania i zera). Przy wyłączaniu szczytowy prąd płynie w chwili t_4 i wymuszony jest przez taką samą (choć odwrotnie skierowaną) różnicę napięć ($u_g = U_{GG(off)}$, $u_{GS} = U_{GG(on)}$). W związku z tym szczytowa wartość prądu obliczona powyżej obowiązuje również dla wyłączania.

2.3.b. Pobór mocy przez obwód sterowania

W celu oszacowania mocy, jaką obwód sterowania pobiera ze źródła zasilania, należy wziąć pod uwagę wyłącznie ładunek dostarczany do bramki. Ładunek odbierany nie powinien być uwzględniony, gdyż jest to ten sam ładunek, który poprzednio dopłynął do pojemności wejściowej tranzystora. W związku z tym z przepływem wstecznego prądu bramki przy wyłączaniu nie jest związany żaden pobór mocy ze źródła zasilania.

Zakładając, że napięcie zasilania sterownika bramki U_{GG} jest stałe, moc czynna pobierana ze źródła energii wynosi

$$P_G = \frac{1}{T_s} \int_{T_s} U_{GG} i_{GG} dt = U_{GG} \frac{1}{T_s} \int_{T_s} i_{GG} dt = U_{GG} I_{GG(av)} \quad (2.41)$$

gdzie i_{GG} oznacza prąd pobierany ze źródła napięcia U_{GG} – równy prądowi bramki i_G w czasie trwania stanu przejściowego w obwodzie bramki ($t_{on(g)}$ na rys. 1b) oraz 0 przez resztę okresu T_s . A więc

$$I_{GG(av)} = \frac{1}{T_s} \int_{T_s} i_{GG} dt = \frac{1}{T_s} \int_{t_{on(g)}} i_G dt = \frac{1}{T_s} \Delta q_G(t_{on(g)}) = f_s Q_{G(tot)} \quad (2.42)$$

gdyż ładunek pobrany przez bramkę w całkowitym czasie załączania w obwodzie bramki $t_{on(g)}$ to z definicji całkowity ładunek bramki $Q_{G(tot)}$. Ostatecznie

$$P_G = f_s U_{GG} Q_{G(tot)} \quad (2.43)$$

2.3.c. Moc strat w elementach obwodu sterowania

Znajomość prognozowanej mocy strat jest istotna dla **bezpiecznej pracy sterownika**. Uzyskaną wartość należy porównać z podaną w katalogu maksymalną dopuszczalną mocą rozpraszaną w układzie. Na straty mocy w sterowniku składają się:

- 1) moc pobierana (i tracona) w blokach wewnętrznych, wynikająca z ciągłej pracy układu;
- 2) moc wydzielana w buforze wyjściowym, wynikająca z cyklicznego przepływu impulsów prądu ładowania i rozładowania bramki tranzystora.

Oszacowanie mocy strat na wyjściu sterownika można uzyskać w analogiczny sposób, jak w paragrafie 2.3.b. W tym celu należy tylko przyjąć założenie upraszczające, że spadek napięcia na wyjściu jest stały przez cały czas przepływu impulsu prądu i wynosi odpowiednio ΔU_{OH} dla załączania tranzystora i ΔU_{OL} dla wyłączania. W każdym z tych odcinków czasu przez wyjście układu (lub dolny tranzystor bufora) przepływa całkowity ładunek bramki $Q_{G(tot)}$ – najpierw dostarczany poprzez górny tranzystor bufora, a następnie usuwany poprzez dolny. Tak więc **moc czynna strat na wyjściu**

$$P_{contr,O} = P_{contr,O(on)} + P_{contr,O(off)} = f_s Q_{G(tot)} \Delta U_{OH} + f_s Q_{G(tot)} \Delta U_{OL} = f_s Q_{G(tot)} (\Delta U_{OH} + \Delta U_{OL}) \quad (2.44)$$

Pobór mocy przez bloki wewnętrzne również odbywa się przy stałym napięciu – jest nim napięcie zasilania układu U_{GG} . Jeżeli przyjmiemy, że przez cały czas bloki te pobierają maksymalny możliwy prąd $I_{sup(max)}$ (podawany w karcie katalogowej), to **moc czynna strat wewnątrz sterownika**

$$P_{contr,int} = U_{GG} I_{sup(max)} \quad (2.45)$$

W sumie moc strat w sterowniku

$$P_{contr} = P_{contr,int} + P_{contr,O} = U_{GG} I_{sup(max)} + f_s Q_{G(tot)} (\Delta U_{OH} + \Delta U_{OL}) \quad (2.46)$$

Nie mniej istotny jest dobór **opornika bramkowego** R_G o odpowiedniej mocy dopuszczalnej. Zakładając dla uproszczenia, że rezystancja źródła i rezystancja wewnętrzna bramki są mało znaczące, można uznać, że cała rezystancja R_G jest wartością fizycznego opornika. Założmy dodatkowo, że przez cały czas załączania (w obwodzie bramki) $t_{on(g)}$ lub wyłączania $t_{off(g)}$ na oporniku R_G panuje napięcie takie, jak odpowiednio w czasie narastania t_r lub opadania t_f .

Napięcie na oporniku wynosi zawsze

$$u_{RG} = u_g - u_{GS} \quad (2.47)$$

skąd

$$\begin{aligned} u_{RG}(t_r) &= U_{GG(on)} - U_{GS(plt)} \\ u_{RG}(t_f) &= U_{GG(off)} - U_{GS(plt)} \end{aligned} \quad (2.48)$$

Drugie z powyższych założeń jest to o tyle uprawnione, że:

- 1° w czasie opóźnienia $t_{d(on)}$ różnica potencjałów na rezystancji R_G jest wprawdzie większa (maksymalnie, w chwili t_0 – rys. 1b, wynosi $U_{GG(on)} - U_{GG(off)}$), ale $t_{d(on)} \ll t_{on(g)}$;
- 2° czas końcowego ustalania się napięcia u_{GS} ($t_2 - t_3$) jest stosunkowo długi, ale różnica potencjałów jest mniejsza niż w czasie t_i , gdyż napięcie u_{GS} jest wyższe – a więc nie popełnimy niedoszacowania (a to ono byłoby niebezpieczne dla opornika);
- 3° w czasie od t_4 do t_5 różnica potencjałów jest ponownie większa niż w czasie t_i (maksymalnie, w chwili t_4 , wynosi $U_{GG(off)} - U_{GG(on)}$), ale odcinek ten jest stosunkowo krótki, a poza tym można uznać, że kompensuje go mniejszy spadek napięcia na odcinku $t_2 - t_3$;
- 4° czas końcowego ustalania się napięcia u_{GS} jest stosunkowo długi, ale różnica potencjałów jest mniejsza niż w czasie t_i .

Moc strat w oporniku bramki wyraża się z definicji wzorem

$$P_{RG} = \frac{1}{T_s} \int_{T_s} u_{RG} i_G dt \quad (2.49)$$

Po uwzględnieniu, że prąd płynie tylko w odcinkach $t_{on(g)}$ i $t_{off(g)}$ oraz przy założeniu o stałości napięcia w tych odcinkach zgodnie ze wzorami (2.48),

$$\begin{aligned} P_{RG} &= \frac{1}{T_s} \left(\int_{t_{on(g)}} u_{RG} i_G dt + \int_{t_{off(g)}} u_{RG} i_G dt \right) = \frac{1}{T_s} \left[(U_{GG(on)} - U_{GS(plt)}) \int_{t_{on(g)}} i_G dt + (U_{GG(off)} - U_{GS(plt)}) \int_{t_{off(g)}} i_G dt \right] = \\ &= f_s [(U_{GG(on)} - U_{GS(plt)}) Q_{G(tot)} + (U_{GG(off)} - U_{GS(plt)}) (-Q_{G(tot)})] = \\ &= f_s Q_{G(tot)} (U_{GG(on)} - U_{GG(off)}) = f_s Q_{G(tot)} [U_{GG} - (\Delta U_{OH} + \Delta U_{OL})] \end{aligned} \quad (2.50)$$

Można zauważyć, że

$$P_{RG} + P_{contr,O} = P_G \quad (2.51)$$

co świadczy, że nasz system oszacowań jest spójny. Cała (szacunkowa) energia dostarczana do obwodu bramki jest tracona w jedynych elementach, o których założyliśmy, iż są dyssypatywne: rezystancji bramkowej R_G i wyjściu sterownika o niezerowych spadkach napięć ΔU_{OH} i ΔU_{OL} .

Zwróćmy uwagę, że wszystkie parametry opisujące przepływ i wydzielanie energii w obwodzie bramki zależą od całkowitego ładunku bramki $Q_{G(tot)}$ – a nie od załączającego ładunku bramki $Q_{G(on)}$.

3. Pomiary

3.1. Opis układu pomiarowego

Budowa i zasada działania

Schemat układu laboratoryjnego przedstawiony jest na rys. 4. Ogólna zasada jego działania została opisana w literaturze [1]. Przyrządem badanym jest tranzystor dolny Q_T .

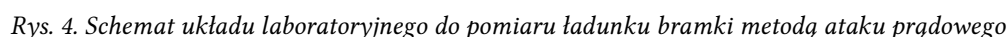
Tranzystor górny Q_H pełni rolę źródła prądowego, ustalającego prąd drenu badanego tranzystora I_D . Prąd ten zmienia się proporcjonalnie do stałego napięcia sterującego U_{GSH} , którego wartość wynika z nastawy potencjometru R_{PGH} wyprowadzonego na panel układu (pokrętło podpisane „ U_{GSH}/I_D ”). Ponieważ tranzystor Q_H jest tego samego typu co Q_T , można przyjąć, że w całym zakresie zmian napięcia dren-źródło u_{DSH} pracuje on w zakresie nasycenia. Tym samym prąd i_D ma stałą wartość I_D wynikającą wyłącznie z wartości U_{GSH} i transkonduktancji $g_{fs,H}$ tranzystora Q_H zgodnie ze znaną zależnością

$$i_D = I_D = g_{fs,H}(U_{GSH} - U_{GS(th)H}) \quad (52)$$

gdzie $U_{GS(th)H}$ – napięcie progowe tranzystora Q_H .

Dla uzyskania stałego prądu i_D istotna jest więc stałość napięcia U_{GSH} . Należy z kolei zauważyć, że potencjał źródła tranzystora Q_H jest zmienny w czasie wskutek przełączania się tranzystora Q_T , które pociąga za sobą zmianę napięcia u_{DS} . Aby uniknąć związanych z tym problemów, obwód bramki tranzystora górnego zasilany jest z dwóch baterii 9 V przez stabilizator napięcia $U_{GGH} = 12$ V.

Cały obwód mocy zasilany jest ze źródła napięcia, które stanowi kondensator elektrolityczny C_{DD} o dużej wartości, ładowany z zewnętrznego zasilacza do napięcia U_{DD} . Znajduje się w nim jeszcze opornik R_L . Jego zadaniem jest minimalizacja oscylacji, które pojawiają się wskutek współdziałania pasożytniczych indukcyjności połączeń z pojemnościami pasożytniczymi C_{DS} obu tranzystorów. Niekorzystnym skutkiem jego obecności jest płynący przezeń prąd, dodający się do wynikającego ze wzoru (52). Wartość R_L została jednak tak dobrana, by dla wartości I_D i U_{DD} występujących w niniejszym ćwiczeniu, wpływ ten był nie większy niż rzędu 1%. Tym samym można go zaniedbać.


$$i_{\text{G(s)}} = I_{\text{G}} = -g_{\text{fs,G}}(U_{\text{GSG}} - U_{\text{GS(th)G}}) \quad (53)$$
$$i_G = C_{\text{in}} \frac{du_{\text{GS}}}{dt} \quad (54)$$
$$\Delta u_{GS} = \frac{I_G}{C_{in}} \cdot \Delta t \quad (55)$$

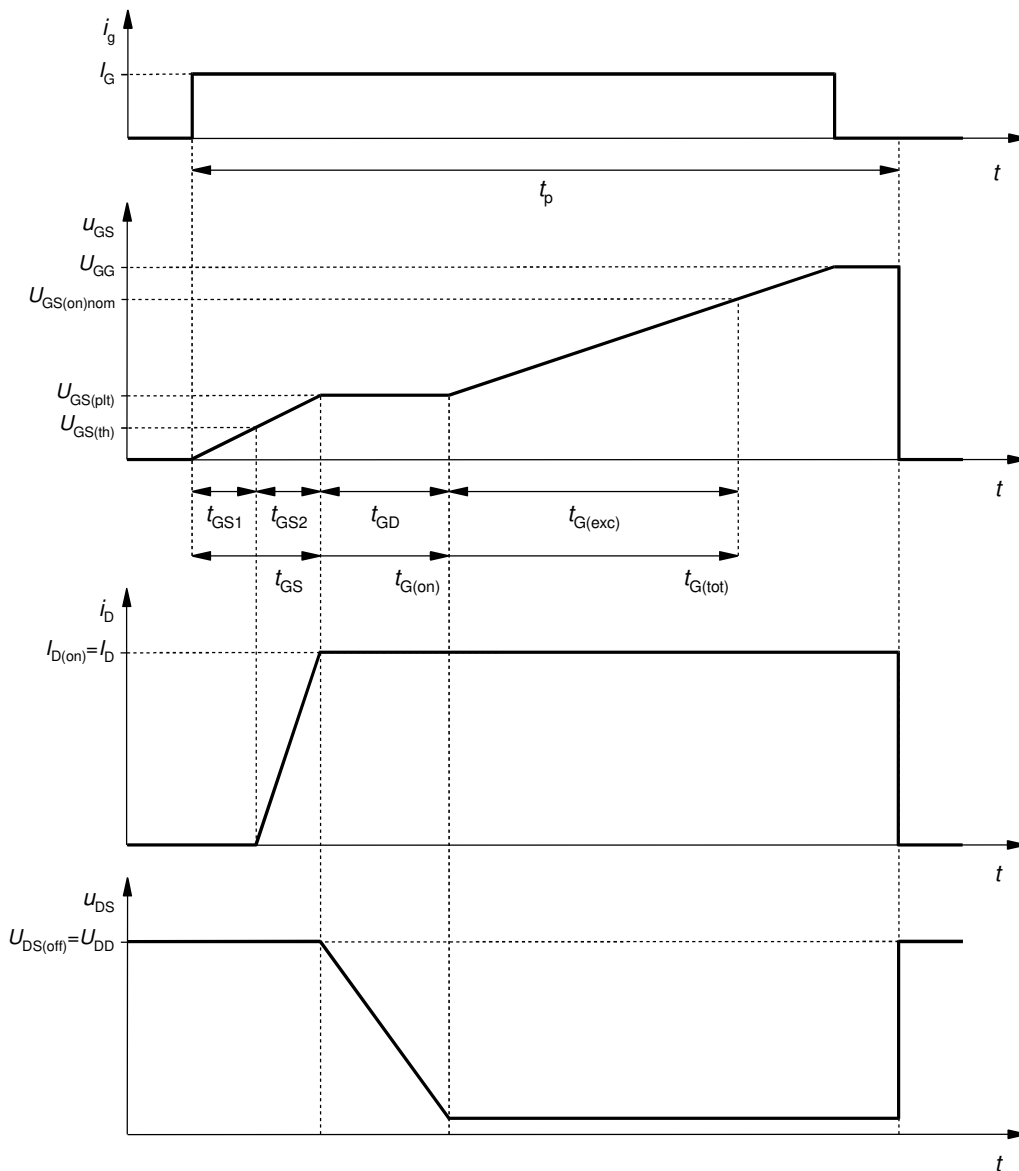
Należy przy tym pamiętać, że pojemność bramkowa C_{in} przyjmuje różne wartości w różnych fazach załączania [1,2]. Jednocześnie ładunek ΔQ_G dostarczany do bramki w przedziale czasu Δt wyraża się wzorem

$$\Delta Q_G = \int_{\Delta t} i_G dt = I_G \cdot \Delta t \quad (56)$$

Jeżeli przed zakończeniem impulsu sterującego napięcie u_{GS} osiągnie wartość napięcia zasilania źródła prądowego U_{GG} , to nie jest możliwe dalsze ładowanie bramki, gdyż osiągnięte zostało maksymalne napięcie dostępne w obwodzie. W takim wypadku prąd bramki spada do zera.

Po zakończeniu impulsu sterującego, tranzystor Q_Z zostaje na powrót załączony. Bramka tranzystora badanego rozładowuje się wówczas przez ten tranzystor i opornik R_Z , którego zadaniem jest ograniczenie prądu rozładowania do wartości bezpiecznej dla tranzystora Q_Z . Ładunek bramki Q_G zostaje w ten sposób sprowadzony do zera.

Jak wynika z analizy ataku prądowego [1] (por. rys. 5), prąd źródła I_D określa prąd przewodzenia badanego tranzystora $I_{D(on)}$, zaś napięcie zasilania obwodu mocy U_{DD} określa napięcie blokowania $U_{DS(off)}$. Poprzez nastawę parametrów I_D i U_{DD} możliwa jest więc obserwacja przełączania tranzystora w różnych warunkach obciążenia (rozumianego zarówno prądowo, jak i napięciowo).



Rys. 5. Przebiegi prądów i napięć tranzystora badanego Q_T podczas testu ataku prądowego

Połączenia i pomiary

Tranzystory Q_T i Q_H , tego samego typu, mocowane są w niebieskich listwach zaciskowych, zgodnie z opisem na panelu układu laboratoryjnego.

Zasilanie obwodu mocy i obwodu sterowania tranzystora badanego przyłączane jest za pośrednictwem gniazd bananowych, odpowiednio U_{DD} i U_{GG} .

Zasilanie obwodu sterowania tranzystora górnego realizowane jest z baterii mocowanych wewnątrz układu. W razie konieczności ich wymiany, należy poprosić o pomoc prowadzącego. Aby uniknąć ich rozładowania, zasilanie jest załączane w odpowiednim momencie kluczem S_H (przełącznik U_{GGH} na panelu). W czasie, kiedy pomiary nie są wykonywane, powinien on znajdować się w pozycji wyłączonej („O”).

Aby umożliwić jednoczesny pomiar wszystkich niezbędnych napięć i prądu bramki, **masy sond napięciowych** muszą być przyłączone do źródła tranzystora badanego Q_T (na rys. 4 punkt oznaczony symbolem uziemienia). Jego potencjał φ_s jest wyprowadzony do gniazda bananowego na panelu układu, zgodnie ze schematem na panelu.

Dla ataku prądowego najistotniejsza jest **rejestracja przebiegu napięcia u_{GS}** badanego tranzystora Q_T . Końcówkę gorącą sondy napięciowej należy w tym celu przyłączyć bezpośrednio do wyprowadzenia bramki tego tranzystora. Analogicznie, w celu pomiaru **napięcia u_{DS}** , końcówkę gorącą sondy napięciowej należy przyłączyć bezpośrednio do wyprowadzenia drenu tego tranzystora.

Prąd bramki i_G posiada stosunkowo niewielką amplitudę. Nie są jej w stanie dokładnie przetworzyć sondy prądowe dostępne w laboratorium, przeznaczone do obwodów silnoprądowych. W związku z tym pomiar tego prądu odbywa się pośrednio, poprzez pomiar napięcia u_B na boczniku R_B o rezystancji $R_B = 100 \Omega$. Biorąc pod uwagę zwrot mierzonego napięcia u_B , będący konsekwencją przyłączenia masy sondy do źródła tranzystora Q_T ,

$$i_G = -\frac{u_B}{R_B} \quad (57)$$

Dokładny przebieg prądu i_G w gałęzi bramki i w gałęzi źródła tranzystora Q_T (bocznika R_B) może się nieco różnić w stanach przejściowych – szczególnie na zboczach impulsu prądu i_G . Niemniej amplituda impulsu I_G jest odwzorowywana poprawnie.

Prąd drenu i_D ma wartość odpowiednią do pomiaru sondą prądową. Dokonuje się tego przez zaciśnięcie sondy wokół fragmentu przewodu wyprowadzonego nad panel układu. Jego lokalizację w obwodzie pokazuje strzałka na rys. 4.

Wciśnięcie przycisku S_P powoduje powstanie wyłącznie jednego impulsu prądu bramki i_G . W związku z tym po każdej zmianie nastaw w układzie pomiarowym bądź na sprzęcie pomiarowym (oscylloskopie, wzmacniaczu sondy prądowej), należy ponownie wygenerować impuls wciskając przycisk. W przeciwnym razie pamięć oscylloskopu nie zostanie odświeżona, a jego ekran nadal będzie zawierać przebiegi zarejestrowane przy poprzednim wciśnięciu przycisku.

Rejestracji danych z oscylloskopu dokonuje się za pomocą programu OpenChoice Desktop dostępnego z menu Start, zakładka *Pomiary*, w sposób opisany w dalszym ciągu niniejszej instrukcji.

3.2. Przygotowanie do pomiarów

Układ laboratoryjny

Aby nie tracić czasu, równolegle z pkt. 1 należy wykonywać kolejne punkty.

1. Włączyć komputer. Po zakończeniu logowania, włączyć oscyloskop i w razie potrzeby skonfigurować połączenie z komputerem według instrukcji dostępnej na stanowisku.
2. Upewnić się, że zasilanie obwodu sterowania tranzystora Q_H jest wyłączone (przełącznik U_{GGH} w pozycji otwartej – „O”).
3. W niebieskich listwach zaciskowych na panelu układu laboratoryjnego zamontować 2 tranzystory IRFP350 firmy International Rectifier.
4. Pokrętki I_D i I_G na panelu układu skrócić do minimum (skrajne położenie przeciwnie do kierunku ruchu wskazówek zegara), zaś t_p – do maksimum.

Zasilanie

5. Doprowadzić zasilanie do obwodu mocy, wykorzystując zasilacz o 2 sekcjach regulowanych:
 - a) wszystkie pokrętki obu sekcji zasilacza obwodu mocy skrócić do zera (skrajne położenie przeciwnie do kierunku ruchu wskazówek zegara);
 - b) ustawić zasilacz w tryb szeregowej pracy sekcji – przyciskami pośrodku panelu wybrać *Series*;
 - c) za pomocą krótkiego przewodu połączyć zacisk „+” sekcji *Slave* z zaciskiem „–” sekcji *Master*;
 - d) wyjście zasilacza połączyć z gniazdami U_{DD} na panelu układu.
6. Doprowadzić zasilanie do obwodu sterowania tranzystora badanego, wykorzystując osobny zasilacz:
 - a) upewnić się, że zasilacz obwodu sterowania jest wyłączony;
 - b) włączyć zasilacz nie podłączony do układu;
 - c) wcisnąć przycisk *Napięcie* i pokrętką *Regulacja napięcia* ustawić napięcie $U_{GG} = 12\text{ V}$;
 - d) wcisnąć przycisk *x0,1*, a pokrętką *Regulacja prądu* ustawić w pozycji 2 (licząc położenie minimum jako 1);
 - e) wyłączyć zasilacz;
 - f) wyjście zasilacza połączyć (zwracając uwagę na polaryzację) z gniazdami U_{GG} na panelu układu.

Sprzęt pomiarowy

7. Sondy napięciowe z tłumieniem 10:1 przyłączyć do układu w taki sposób, by na kanale 1 mierzyć napięcie na boczniku u_B , na kanale 2 – napięcie bramka-źródło (tranzystora Q_T) u_{GS} , a na kanale 3 – napięcie dren-źródło u_{DS} . Masy wszystkich sond napięciowych należy przyłączyć do wyprowadzenia z gniazda v_S (patrz rys. 4 i schemat na panelu układu).

Masy sond napięciowych (końcówki krokodylkowe) są na oscyloskopie zwarte ze sobą i połączone z przewodem ochronnym sieci; w związku z tym muszą być zawsze przyłączone do tego samego potencjału. Inne połączenie grozi przepływem prądu przez oscyloskop i uszkodzeniem jego obwodów wejściowych!

8. Skonfigurować wzmacniacz sondy prądowej i jego połączenie z oscyloskopem postępując według dostępnej na stanowisku instrukcji do sondy. Obowiązkowo przeczytać i zastosować się do podanych w instrukcji do sondy wskazówek dotyczących konfiguracji oscyloskopu.

W odpowiednim momencie:

- wyjście wzmacniacza przyłączyć do kanału 4;
 - ustawić wstępnie współczynnik przetwarzania prąd-napięcie na wartość umożliwiającą pomiar i wyświetlenie na oscyloskopie przebiegu prądu o amplitudzie podanej w pkt. 3.3/1 (patrz informacje o działaniu wzmacniacza sondy i jego współpracy z oscyloskopem podane w instrukcji do sondy).
9. Na wzmacniaczu sondy ustawić sprzężenie z przenoszeniem składowej stałej – *Coupling*: DC.
10. Zamknąć sondę wokół wyprowadzonego nad panel fragmentu przewodu tak, by mierzyć prąd drenu (tranzystora Q_T) i_D i aby mierzony kierunek tego prądu był zgodny z rzeczywistym (rys. 4).
11. Skonfigurować oscyloskop:
- a) kanały 2 i 3 (przyciski 2/3):
 - sprzężenie ze składową stałą – wcisnąć przycisk ekranowy *Coupling*, pokrętką *Multipurpose* wybrać DC i zatwierdzić wciskając pokrętkę *Multipurpose*,
 - sonda napięciowa 10:1 – *Probe* ▶ *Type*: Voltage, *Attenuation*: 10X,
 - odwracanie przebiegu nieaktywne – *Invert*: Off;
 - b) kanał 1 (przycisk 1):
 - sprzężenie ze składową stałą – *Coupling*: DC,
 - współczynnik przetwarzania prądu (bramki i_G) na napięcie (na boczniku u_B) zgodnie z konstrukcją i danymi układu pomiarowego (rys. 4, par. 3.1), z uwzględnieniem użycia sondy napięciowej o podanym wyżej tłumieniu – *Probe* ▶ *Type*: Current, *Attenuation* (tj. iloraz zmniejszenia wartości przy przetwarzaniu prądu na napięcie): odpowiednia wartość,
 - odwracanie przebiegu aktywne – *Invert*: On;
 - c) kanał 4 (przycisk 4):
 - sprzężenie ze składową stałą – *Coupling*: DC,
 - odwracanie przebiegu nieaktywne – *Invert*: Off;
 - d) poziomy zera kanałów 1–2 (pokrętki *Vertical Position*; wskazanie przez strzałkę na lewo od podziałki) na ekranie (tj. nie na żadnym z krańców ekranu), na jednej z dolnych linii podziałki, zaś wzmocnienia (*Vertical Scale*):
 - kanału 1 – dostosowane do prądu i_G o amplitudzie I_G podanej w pkt. 14 (patrz informacje o układzie pomiarowym podane w par. 3.1),
 - kanału 2 – dostosowane do przebiegu o amplitudzie U_{GG} [patrz pkt 6.c)];
 - e) wyzwalanie (*Trigger Menu*):
 - tryb wyzwalania zboczem – *Edge*,
 - zbocze wyzwalające narastające – *Slope*: $\uparrow$,
 - wyzwalanie przebiegiem u_{GS} – *Source*: oznaczenie odpowiedniego kanału,
 - tryb zwykły – *Mode*: Normal,
 - sprzężenie ze składową stałą – *Coupling*: DC,
 - poziom (pokrętki *Trigger Level*, wskazanie w prawym dolnym rogu ekranu) – ok. 1 V i nie zmieniać tej nastawy w dalszym ciągu ćwiczenia;
 - f) oś czasu:
 - położenie chwili wyzwalania (*Horizontal Position*, wskazanie przez znacznik „T” nad podziałką) na ekranie (tj. nie na żadnym z krańców ekranu),
 - podstawa czasu (*Horizontal Scale*) dostosowana do obserwacji przebiegu o najdłuższym możliwym czasie trwania impulsu t_p (patrz informacje o układzie pomiarowym podane w par. 3.1).

Przed wykonaniem kolejnego punktu poprawność połączeń i nastaw musi sprawdzić prowadzący!

Pomiar próbny

12. Włączyć zasilacz obwodu sterowania. Wcisnąć przycisk *Prqd* i stwierdzić, czy miernik zasilacza nie wykazuje poboru prądu większego niż 0,05 A (ponieważ wciśnięty został przycisk $x0,1$, wskazanie miernika należy mnożyć przez 0,1). W przeciwnym razie należy wyłączyć zasilacz i poprosić prowadzącego o ponowne sprawdzenie układu.
13. Ukryć przebiegi z kanałów 1, 3 i 4 (przyciski 1/3/4). Wcisnąć czerwony przycisk S_P na panelu układu. Powinno to spowodować wygenerowanie impulsu wyłączającego tranzystor Q_Z i tym samym ładowanie pojemności wejściowej tranzystora Q_T prądem bramki I_G . Na ekranie powinien na moment pojawić się komunikat „Trig’d” (*Triggered*) nad podziałką oraz zostać wyświetlony prostoliniowy odcinek przebiegu u_{GS} o czasie trwania t_p (w zależności od nastaw I_G i t_p , może się on nasycać na wartości U_{GG}). Jeżeli to nie nastąpi, należy stopniowo zwiększać amplitudę prądu bramki I_G (wciskając za każdym razem czerwony przycisk), jednak nie dalej niż do połowy zakresu regulacji. Jeżeli przebieg u_{GS} nie pojawi się na ekranie, należy sprawdzić poprawność nastaw oscyloskopu zgodnie z pkt. 11, a w razie ciągłego niepowodzenia – poprosić prowadzącego o ponowne sprawdzenie układu.

W razie potrzeby dostosować podstawę czasu (*Horizontal Scale*), położenie chwili wyzwania (*Horizontal Position*), położenie poziomu zera (*Vertical Position*) i wzmocnienie kanału (*Vertical Scale*).

14. Wyświetlić przebieg z kanału 1 – i_G (przycisk 1). W oparciu o jego obraz na ekranie, pokrętle I_G na panelu układu nastawić amplitudę prądu bramki $I_G \approx 3$ mA.

W razie potrzeby dostosować podstawę czasu (*Horizontal Scale*), położenie chwili wyzwania (*Horizontal Position*), położenie poziomu zera (*Vertical Position*) i wzmocnienie kanału (*Vertical Scale*).

Przy poprawnej pracy układu zasilacz obwodu mocy nie powinien wykazywać poboru prądu poza stałym prądem diody sygnalizacyjnej (ok. 0,01 A) i przejściowym prądem ładowania kondensatora stabilizującego wewnątrz układu (nie więcej niż 0,05 A). Jeżeli podczas nastawiania lub później obserwowane jest co innego, należy natychmiast wyłączyć zasilacz i poprosić prowadzącego o ponowne sprawdzenie układu.

15. Włączyć zasilacz obwodu mocy. Prąd graniczny ograniczenia prądowego (pokrętko *Current*) obu sekcji ustawić na ok. 1/4 zakresu regulacji. Pokrętle *Voltage* sekcji Master ustawić napięcie sumaryczne na 10 V (tj. 2×5 V). Na panelu układu powinna zapalić się czerwona dioda sygnalizacyjna.
16. Przełącznikiem U_{GGH} załączyć zasilanie obwodu sterowania tranzystora górnego, kontrolując, czy nie powoduje to zwiększenia poboru prądu z zasilacza obwodu mocy.
17. Wyświetlić przebieg z kanału 4 – i_D (przycisk 4). W oparciu o jego obraz na ekranie, pokrętle I_D na panelu układu nastawić amplitudę prądu drenu $I_D \approx 1$ A (bez dużej dokładności i nie zmieniając współczynnika przetwarzania wzmacniacza sondy, chyba że okaże się on niezgodny z pkt. 8). W razie potrzeby dostosować położenie poziomu zera (*Vertical Position*; nie zmieniać żadnych innych ustawień oscyloskopu).
18. Wyświetlić przebieg z kanału 3 – u_{DS} (przycisk 3). Dostosować położenie poziomu zera (*Vertical Position*) i wzmocnienie kanału (*Vertical Scale*). Ocenic, czy wszystkie 4 obserwowane przebiegi są zgodne z zasadą ataku prądowego (rys. 5). W przeciwnym razie poprosić prowadzącego o ponowne sprawdzenie połączeń i nastaw.

3.3. Wykonanie pomiarów

Obciążenie znamionowe

1. Uzyskać podstawowe warunki obciążenia:
 - a) najpierw pokręćłem I_D na panelu układu ustawić prąd przewodzenia $I_{D(on)} = I_D = 16$ A;
 - b) następnie pokręćłem *Voltage* sekcji *Master* zasilacza obwodu mocy ustawić napięcie blokowania $U_{DS(off)} = U_{DD} = 80$ V (tj. 2×40 V);
 - c) w razie potrzeby skorygować prąd $I_{D(on)}$.
2. Dostosować ustawienia czasowe:
 - a) pokręćłem t_p na panelu układu dostosować czas trwania impulsu t_p do obserwowanego czasu trwania procesu załączania tak, aby był on widoczny od początku do chwili osiągnięcia przez napięcie u_{GS} wartości U_{GG} (patrz rys. 5), wraz z pewnym niedługim odcinkiem czasu po osiągnięciu tej wartości;
 - b) na oscyloskopie dostosować podstawę czasu (*Horizontal Scale*) i położenie chwili wyzwalania (*Horizontal Position*) tak, aby w maksymalnym powiększeniu poziomym obserwować załączanie tranzystora na odcinku wskazanym w ppkt. a), zaś początek załączania znajdował się blisko lewej krawędzi podziałki.
3. Zarejestrować komplet 4 przebiegów i_G , u_{GS} , u_{DS} i i_D (razem) w formie graficznej:
 - w programie OpenChoice Desktop przejść do zakładki *Screen Capture*,
 - kliknąć *Get Screen*,
 - kliknąć *Save As*,
 - w polu *Zapisz jako format* wybrać PNG,
 - wybrać lokalizację pliku i nadać mu nazwę,
 - zaakceptować myszą (nie klawiszem Enter, gdyż to spowodowałoby ponowną aktywację przycisku *Save As*).
4. Zarejestrować komplet 4 przebiegów i_G , u_{GS} , u_{DS} i i_D (razem) w formie numerycznej:
 - w programie OpenChoice Desktop przejść do zakładki *Waveform Data Capture*,
 - kliknąć *Select Channels* i zaznaczyć kanały CH1, CH2, CH3 i CH4,
 - kliknąć *Get Data*,
 - kliknąć *Save As*,
 - w polu *Zapisz jako format* wybrać CSV,
 - wybrać lokalizację pliku i nadać mu nazwę,
 - zaakceptować myszą (nie klawiszem Enter, gdyż to spowodowałoby ponowną aktywację przycisku *Save As*).

W dalszym ciągu ćwiczenia ponowny wybór kanałów nie będzie konieczny. W związku z tym zamiast przycisku *Select Channels* należy używać bezpośrednio przycisku *Get Data*.

Zmiana warunków obciążenia

5. Powtórzyć pomiar dla $U_{DS(off)} = 80$ V i różnych wartości prądu przewodzenia – $I_{D(on)} = \{8; 4; 2\}$ A:
 - a) pokręćłem I_D ustawić wartość $I_{D(on)}$;
 - b) w razie wyraźnej konieczności, tj. utraty odpowiedniego odcinka czasu, powtórzyć pkt 2.a); podstawa czasu i położenie chwili wyzwalania powinny natomiast pozostać niezmienione, w przeciwnym razie przetwarzanie wyników zostanie niepotrzebnie utrudnione;
 - c) w programie OpenChoice Desktop kliknąć *Get Data*, a następnie *Save As* i zapisać wyniki w postaci numerycznej w formacie CSV.

6. Powrócić do podstawowych warunków obciążenia – powtórzyć pkt 1.
7. Powtórzyć pomiar dla $I_{D(on)} = 16\text{ A}$ i różnych wartości napięcia blokowania – $U_{DS(off)} = \{120; 40; 20\}\text{ V}$:
 - a) pokręć *Voltage* sekcji *Master* zasilacza obwodu mocy ustawić wartość sumaryczną $U_{DS(off)}$;
 - b) w razie wyraźnej konieczności, tj. utraty odpowiedniego odcinka czasu, powtórzyć pkt 2.a); podstawa czasu i położenie chwili wyzwalania powinny natomiast pozostać niezmienione, w przeciwnym razie przetwarzanie wyników zostanie niepotrzebnie utrudnione;
 - c) w razie potrzeby skorygować prąd $I_{D(on)}$ pokręć I_D ;
 - d) w programie OpenChoice Desktop kliknąć *Get Data*, a następnie *Save As* i zapisać wyniki w formacie CSV.

Zmiana prądu pomiarowego

8. Powrócić do podstawowych warunków obciążenia – powtórzyć pkt 1.
9. Pokręć I_G , w oparciu o przebieg u_B na ekranie oscyloskopu, nastawić amplitudę prądu bramki $I_G \approx 1\text{ mA}$. Powtórzyć pkt 2.
10. Zarejestrować przebiegi – w programie OpenChoice Desktop kliknąć *Get Data*, a następnie *Save As* i zapisać wyniki w formacie CSV.
11. Powtórzyć pkt. 9–10 dla $I_G \approx 10\text{ mA}$.

Zakończenie pomiarów

12. Sprowadzić do zera napięcie zasilacza obwodu mocy. Zaczekać na zgaśnięcie czerwonej diody sygnalizacyjnej na płycie układu.
13. Wyłączyć:
 - a) zasilacz obwodu mocy;
 - b) zasilanie obwodu sterowania tranzystora górnego – przełącznik U_{GGH} na panelu układu przestawić w pozycję „O”;
 - c) zasilacz obwodu sterowania.
14. Zasilacz obwodu mocy przestawić w tryb pracy niezależnej (*Independent*).
15. Na oscyloskopie wyłączyć odwracanie przebiegu z kanału 1 (przycisk $1 \blacktriangleright$ *Invert: Off*).
16. Rozłączyć układ.

4. Opracowanie wyników

4.1. Atak prądowy dla obciążenia znamionowego

Działanie układu

1. W dowolnym programie graficznym otworzyć oscylogram przebiegów $\{i_G; u_{GS}; u_{DS}; i_D\}$ dla podstawowych warunków obciążenia $U_{DS(off)} = 80 \text{ V}$, $I_{D(on)} = 16 \text{ A}$ – zarejestrowany w pkt. 3.3/3.
2. Na oscylogramie zidentyfikować i zaznaczyć wszystkie poszczególne odcinki czasu zgodnie z rys. 5.
3. Stwierdzić i uzasadnić, czy układ spełnia założenia ataku prądowego:
 - prąd ładowania bramki można uznać za stały (można przyjąć, że zmiana mniejsza niż 10% jest nieznaczająca);
 - można wyróżnić przedział ładowania pojemności C_{GS} , przedział ładowania pojemności C_{GD} oraz przedział dostarczania ładunku nadmiarowego t_{exc} .

Wyznaczenie składników ładunku bramki

4. Przygotuj środowisko obliczeniowe:
 - a) uruchom pakiet do obliczeń numerycznych Octave;
 - b) kliknij ikonę *Browse Directories* i zmień katalog roboczy na katalog zawierający dane z oscyloskopu zarejestrowane za pomocą programu OpenChoice Desktop;
 - c) przenieś niezbędne pliki skryptów w języku Matlab do katalogu roboczego albo dodaj ścieżkę dostępu do tych plików do zmiennej *path* za pomocą polecenia

```
addpath('ścieżka_dostępu_do_skryptów');
```

5. Uzyskaj zestaw przebiegów $\{i_G; u_{GS}; u_{DS}; i_D\}$ dla podstawowych warunków obciążenia i wartości I_G najbliższej tej, której użył producent badanego tranzystora do wyznaczenia parametrów

katalogowych (patrz karta katalogowa tranzystora firmy International Rectifier) – zarejestrowany w pkt. 3.3/4, 9 lub 11:

- a) wczytaj odpowiedni plik wydając polecenie

```
OscRecord=oscloadtbs('nazwa_pliku.csv');
```

- b) dla ułatwienia przetwarzania wyników, utwórz 4 zmienne i przypisz im indeksy poszczególnych zarejestrowanych przebiegów (i_G , u_{GS} , u_{DS} i i_D), wydając serię poleceń:

```
iIg=oscwfmidx(OscRecord,'ozn_kanału_ig')
iUGs=oscwfmidx(OscRecord,'ozn_kanału_ugs')
iUDs=oscwfmidx(OscRecord,'ozn_kanału_uds')
iID=oscwfmidx(OscRecord,'ozn_kanału_id')
```

Parametry *ozn_kanału_ig*, *ozn_kanału_ugs*, *ozn_kanału_uds* i *ozn_kanału_id* to oznaczenia kanałów oscyloskopu, w których mierzone były przebiegi i_G , u_{GS} , u_{DS} i i_D . Jeżeli sondy podłączono zgodnie z instrukcją (pkt. 3.2/7-8), to były to odpowiednio kanały 1, 2, 3 i 4, które wykorzystany oscyloskop oznacza jako *CH1*, *CH2*, *CH3* i *CH4*. W razie wątpliwości, wszystkie przebiegi zawarte w odczytanym pliku można wykreślić poleceniem `oscplotscreen(OscRecord)` w oparciu o ich kształty i legendę wykresu można ustalić znaczenie oraz oznaczenie każdego z nich.

6. Dla poprawy jakości uzyskiwanych wyników:

- a) usuń szum wydając polecenie

```
OscRecord=oscdenoise(OscRecord);
```

- b) wyeliminuj ewentualne przesunięcie poziomu zera sondy prądowej wydając polecenie

```
OscRecord=oscfixcurrentzero(OscRecord,iID);
```

7. Wyznacz granice poszczególnych przedziałów na osi czasu zgodnie z rys. 5, przy czym dla napięcia $U_{GS(on)}$, tj. wartości wyznaczającej punkt E, należy użyć jego wartości nominalnej (tj. użytej przez producenta do wykonania pomiarów, których wyniki zawiera karta katalogowa), wydając polecenia

```
UGSon=wartość_UGSon
tBounds=timesigma3(OscRecord,iUGs,iID,UGSon,true)
```

Funkcja *timesigma3* zwróci wektor zawierający współrzędne czasowe kolejno początków odcinków t_{GS1} , t_{GS2} , t_{GD} , $t_{G(exc)}$ i końca odcinka $t_{G(exc)}$ zgodnie z rys. 5 oraz wyświetli wykres kontrolny pokazujący wyznaczone granice przedziałów czasowych na tle przebiegów u_{GS} i i_D . W miejsce *wartość_UGSon* należy podstawić odpowiednią wartość liczbową.

W oparciu o wyświetlony wykres kontrolny upewnij się, że granice przedziałów czasowych zostały wyznaczone poprawnie. Po pozytywnej weryfikacji zapisz wykres kontrolny.

8. Oblicz elementarne składniki ładunku bramki Q_{GS1} , Q_{GS2} , Q_{GD} i $Q_{G(exc)}$ jako całki z przebiegu prądu bramki za odpowiednie przedziały czasu, wydając czterokrotnie polecenie

```
oscintegral(OscRecord,iIg,tinf,tsup)
```

gdzie *tinf* i *tsup* należy zastąpić przez odpowiednie dla danego składnika granice całkowania (przechowywane w odpowiednich komórkach wektora *tBounds*).

9. Oblicz sumaryczny ładunek Q_{GS} , ładunek załączający $Q_{G(on)}$ oraz ładunek całkowity $Q_{G(tot)}$ jako sumy odpowiednich ładunków elementarnych (patrz rys. 3).

10. Przeanalizuj wyniki:

- a) który ze składników – Q_{GS} czy Q_{GD} – ma większy udział (jaki procentowo) w ładunku załączającym $Q_{G(on)}$?

- b) jak ma się ładunek Q_{GS2} , odpowiadający rzeczywistemu czasowi załączania prądu drenu, do ładunku ogólnego Q_{GS} ? czy proponowane przez niektórych producentów wyodrębnienie tego ładunku można w związku z tym uznać za uzasadnione?
- c) czy w badanym przypadku większą część ładunku całkowitego $Q_{G(tot)}$ stanowi ładunek załączający $Q_{G(on)}$ czy nadmiarowy $Q_{G(exc)}$? czy mogłoby się to zmienić przy innych warunkach przełączania (wziąć pod uwagę maksymalne dopuszczalne napięcie U_{GS} badanego tranzystora)?

Porównanie z parametrami katalogowymi

11. Odczytać ładunki Q_{GS} , Q_{GD} i $Q_{G(tot)}$ z charakterystyki ładunku bramki zamieszczonej w karcie katalogowej dla warunków obciążenia ($I_{D(on)}$, $U_{DS(off)}$) wskazanych w pkt. 1. Porównać wartości otrzymane doświadczalnie z katalogowymi.

12. Przeanalizować wartości napięć:

- a) wyznaczyć napięcie progowe $U_{GS(th)}$ jako wartość napięcia u_{GS} na początku odcinka t_{GS2} , wydając polecenie

`oscyatx(OscRecord, iUgs, t2)`

gdzie $t2$ należy zastąpić przez odpowiednią współrzędną czasową (przechowywaną w odpowiedniej komórce wektora $tBounds$);

- b) porównać wyznaczoną wartość $U_{GS(th)}$ z podaną w karcie katalogowej;
- c) wyznaczyć poziom płaskiego odcinka $U_{GS(plt)}$ jako wartość napięcia u_{GS} pośrodku odcinka czasu t_{GD} , wydając polecenie

`oscyatx(OscRecord, iUgs, (t2+t3)/2)`

gdzie $t2$ i $t3$ należy zastąpić przez odpowiednie współrzędne czasowe (przechowywane w odpowiednich komórkach wektora $tBounds$);

- d) odczytać wartość $U_{GS(plt)}$ z katalogowej charakterystyki ładunku bramki i porównać z nią wartość wyznaczoną doświadczalnie.
13. W oparciu o otrzymany w drodze pomiaru oscylogram napięcia u_{GS} , sporządzić własną wersję charakterystyki ładunku bramki badanego tranzystora, w formie typowej dla kart katalogowych; podać wartości I_G , $I_{D(on)}$, $U_{DS(off)}$. Zamieścić wykonany rysunek w zestawieniu z charakterystyką katalogową, oscylogramem z pkt. 2 i wykresem kontrolnym z pkt. 7.

Pojemności tranzystora

14. Korzystając z dotychczas uzyskanych wyników oraz dodatkowo wyznaczając zmiany odpowiednich napięć na odpowiednich odcinkach czasu, metodą przedstawioną w [1] wyznaczyć pojemności tranzystora:

- a) C_{GS} – w oparciu o odcinek t_{GS} , jako

$$C_{GS} = \frac{\int_{t_{GS}} i_G dt}{\Delta u_{GS}(t_{GS})} = \frac{Q_{GS}}{U_{GS(plt)}} \quad (58)$$

- b) $C_{GD}(U_{DS(off)})$ – w oparciu o rozsądnie wybrany początkowy fragment t_{GD}' odcinka t_{GD} , na którym napięcie u_{DS} osiąga jeszcze wysokie wartości, jako

$$C_{GD} = \frac{\int_{t_{GD}'} i_G dt}{\Delta u_{GD}(t_{GD}')} \approx \frac{I_G(t_{GD}') \cdot t_{GD}'}{\Delta u_{GS}(t_{GD}') - \Delta u_{DS}(t_{GD}')} \approx \frac{I_G(t_{GD}') \cdot t_{GD}'}{-\Delta u_{DS}(t_{GD}')} \quad (59)$$

przy czym brakujące wartości należy uzyskać z danych numerycznych za pomocą funkcji *oscyatx*:

- prądu i_G – pośrodku odcinka t_{GD}' , wydając polecenie

oscyatx(OscRecord, iIg, (tinf+tsup)/2)

gdzie *tinf* i *tsup* należy zastąpić przez współrzędne czasowe odpowiednio początku i końca odcinka t_{GD}' ,

- zmiany napięcia u_{DS} – między końcami odcinka t_{GD}' , wydając polecenie

oscyatx(OscRecord, iUds, tsup)-*oscyatx*(OscRecord, iUds, tinf)

Wyboru odcinka t_{GD}' i weryfikacji wartości uzyskanych za pomocą funkcji *oscyatx* należy dokonać w oparciu o wykres wszystkich zarejestrowanych przebiegów, który można otrzymać poleceniem *oscp1otscreen*(OscRecord).

- c) $C_{GD}(U_{DS(on)})$ – w oparciu o rozsądnie wybrany końcowy fragment t_{GD}'' odcinka t_{GD} , na którym napięcie u_{DS} osiąga już niskie wartości.

15. Odnieść wyniki uzyskane doświadczalnie do parametrów katalogowych:

- a) z charakterystyki w karcie katalogowej odczytać wartość pojemności sprzężenia zwrotnego C_{rss} :
 - dla napięcia $U_{DS(off)}$, tj. wartości przyjmowanej przez napięcie u_{DS} na początku odcinka t_{GD}' (podać wartość tego napięcia; jeżeli nie występuje na skali, należy dokonać prognozy na podstawie przebiegu charakterystyki),
 - dla napięcia $U_{DS(on)}$, tj. wartości przyjmowanej przez napięcie u_{DS} na końcu odcinka t_{GD}'' (podać wartość tego napięcia);
- b) porównać obie pary wartości C_{rss} i C_{GD} ;
- c) z charakterystyki w karcie katalogowej:
 - odczytać wartość pojemności wejściowej C_{iss} dla wartości przyjmowanej przez napięcie u_{DS} na odcinku t_{GS} (podać wartość tego napięcia; jeżeli nie występuje na skali, należy dokonać prognozy na podstawie przebiegu charakterystyki);
 - odczytać wartość pojemności sprzężenia zwrotnego C_{rss} dla tej samej wartości u_{DS} ,
 - obliczyć różnicę $C_{iss}-C_{rss}$;
- d) porównać wartości $C_{iss}-C_{rss}$ i C_{GS} (biorąc pod uwagę, że $C_{iss} = C_{GS} + C_{GD}$, $C_{rss} = C_{GD}$).
- e) obliczone i odczytane z karty katalogowej wartości pojemności zestawzić w tabeli 1.

Wpływ układu sterowania

- 16. Powtórzyć pkt. 5.a) i 6–9 w celu wyznaczenia ładunków Q_{GS} , Q_{GD} i $Q_{G(tot)}$ (pozostałe składniki ładunku można pominąć; jeżeli poprawność wyników nie budzi wątpliwości, zapisywanie wykresu kontrolnego nie jest konieczne) oraz 12a) i c) w celu wyznaczenia napięć $U_{GS(th)}$ i $U_{GS(plt)}$, dla $U_{DS(off)} = 80$ V, $I_{D(on)} = 16$ A, dla dwóch pozostałych wartości prądu bramki I_G – w oparciu o oscylogramy zarejestrowane odpowiednio w pkt. 3.3/4, 9 lub 11.
- 17. Wyniki, wraz z otrzymanymi w pkt. 8–9 i 12, zebrać w tabeli 2. W pierwszej kolumnie zamieścić wartości prądu bramki I_G .
- 18. Stwierdzić, jaki jest wpływ wartości prądu bramki I_G na wartości ładunków Q_{GS} , Q_{GD} , $Q_{G(on)}$ i $Q_{G(tot)}$. Jakiego rzędu są różnice procentowe między wynikami dla nominalnej (katalogowej) wartości I_G a wynikami dla pozostałych dwóch? Porównać te różnice z szacunkową niepewnością pomiaru. Czy ładunek bramki można wobec powyższego uznać za niezależny od obwodu sterowania tranzystora (tj. od prądu ładowania)? Czy jest to wobec tego parametr uniwersalny, pozwalający przewidywać zachowanie tranzystora w różnych układach?
- 19. Czy daje się zaobserwować wyraźny wpływ wartości prądu bramki I_G na wartości napięć $U_{GS(th)}$ i $U_{GS(plt)}$ (w porównaniu z szacunkową niepewnością odczytu)?

4.2. Składniki ładunku bramki dla zmiennych warunków obciążenia

Prąd przewodzenia

1. Utworzyć wykres porównawczy charakterystyk ładunku bramki przy różnych wartościach prądu przewodzenia $I_{D(on)}$:

- a) w programie Octave utworzyć nowy wykres o numerze 1 wydając polecenia

```
close all
figure(1)
```

- b) ponownie wczytać i przetworzyć zestaw przebiegów $\{i_G; u_{GS}; u_{DS}; i_D\}$ dla $I_G = 3 \text{ mA}$, $U_{DS(off)} = 80 \text{ V}$ i prądu $I_{D(on)} = 16 \text{ A}$, zarejestrowany w pkt. 3.3/4, wydając polecenia

```
OscRecord=oscreadtbs('nazwa_pliku.csv');
OscRecord=oscdenoise(OscRecord);
OscRecord=oscfixcurrentzero(OscRecord,iId);
tBounds=timesigma3(OscRecord,iUgs,iId,UGSon,true)
```

w oparciu o wykres kontrolny potwierdzić poprawność wyznaczenia granic poszczególnych odcinków czasu;

- c) wykreślić przebieg napięcia bramka-źródło u_{GS} na wykresie numer 1 oraz umożliwić dodawanie na nim kolejnych przebiegów, wydając polecenia

```
figure(1)
oscplotwfm(OscRecord,iUgs,0,1,0,'xl','opis_id')
hold on
```

gdzie *opis_id* należy zastąpić dowolnym łańcuchem znaków opisującym, że przebieg ten odpowiada wartości prądu przewodzenia $I_D = 16 \text{ A}$.

- d) zapamiętać w osobnej zmiennej współrzędną czasową t_1 początku odcinka t_{GS1} wydając polecenie

```
t1=tBounds(1)
```

- e) powtórzyć ppkt b), tak by wczytać zestaw przebiegów $\{i_G; u_{GS}; u_{DS}; i_D\}$ dla tych samych wartości $I_G = 3 \text{ mA}$ i $U_{DS(off)} = 80 \text{ V}$, ale dla prądu $I_{D(on)} = 8 \text{ A}$ – zarejestrowany w pkt. 3.3/5;
- f) na wykresie numer 1 dodać przebieg napięcia bramka-źródło u_{GS} z odpowiednim opisem, synchronizując początek odcinka t_{GS1} z poprzednio wykreślonym przebiegiem dla 16 A przez odpowiednie jego przesunięcie na osi czasu, wydając polecenia

```
figure(1)
oscplotwfm(OscRecord,iUgs,t1-tBounds(1),1,0,'xl','opis_id')
```

- g) powtórzyć ppkt. b) i f) dla $I_{D(on)} = 4 \text{ A}$ i 2 A (pozostałe zestawy przebiegów zarejestrowane w pkt. 3.3/5);

- h) podpisać obie osie współrzędnych wydając polecenia

```
xlabel('opis_osi_x')
ylabel('opis_osi_y')
```

- i) zamieścić uzyskany wykres w sprawozdaniu.

2. Korzystając z zawartości zmiennych *OscRecord* i *tBounds* pozostałej po wykonaniu ppkt. 1.g) (a więc odpowiadającej prądowi $I_{D(on)} = 2 \text{ A}$):

- a) obliczyć elementarne składniki ładunku bramki Q_{GS1} , Q_{GS2} , Q_{GD} i $Q_{G(exe)}$ – jako całki z przebiegu prądu bramki za odpowiednie przedziały czasu, wydając czterokrotnie polecenie

```
oscsintegral(OscRecord, iIg, tinf, tsup)
```

gdzie t_{inf} i t_{sup} należy zastąpić przez odpowiednie dla danego składnika granice całkowania (przechowywane w odpowiednich komórkach wektora $tBounds$).

- b) obliczyć sumaryczny ładunek Q_{GS} , ładunek załączający $Q_{G(on)}$ oraz ładunek całkowity $Q_{G(tot)}$ – jako sumy odpowiednich ładunków elementarnych (patrz rys. 3);
- c) wyznaczyć napięcie progowe $U_{GS(th)}$ – jako wartość napięcia u_{GS} na początku odcinka t_{GS2} , wydając polecenie

```
oscsatx(OscRecord, iUgs, t2)
```

gdzie $t2$ należy zastąpić przez odpowiednią współrzędną czasową (przechowywaną w odpowiedniej komórce wektora $tBounds$);

- d) wyznaczyć poziom płaskiego odcinka $U_{GS(plt)}$ jako wartość napięcia u_{GS} pośrodku odcinka czasu t_{GD} , wydając polecenie

```
oscsatx(OscRecord, iUgs, (t2+t3)/2)
```

gdzie $t2$ i $t3$ należy zastąpić przez odpowiednie współrzędne czasowe (przechowywane w odpowiednich komórkach wektora $tBounds$);

- e) wyniki, wraz z otrzymanymi w pkt. 8–9 i 12, zebrać w tabeli 3. W pierwszych kolumnach tabeli umieścić wartości I_G , $I_{D(on)}$, $U_{DS(off)}$.
3. W oparciu o uzyskany wykres porównawczy oraz wyniki z tabeli 3, dokonać analizy wpływu prądu przewodzenia $I_{D(on)}$ na przebieg charakterystyki ładunku bramki, całkowity ładunek bramki $Q_{G(tot)}$ i jego składniki: Q_{GS1} , Q_{GS2} , Q_{GD} , $Q_{G(on)}$, $Q_{G(exc)}$ oraz poziom płaskiego odcinka napięcia $U_{GS(plt)}$; wyjaśnić ten wpływ (patrz podrozdz. 2.1).

Ze względu na ograniczoną dokładność przyrządów i metod pomiarowych, zmiany poniżej 10% należy uznać za wątpliwe.

Napięcie blokowania

4. Utworzyć wykres porównawczy charakterystyk ładunku bramki przy różnych wartościach napięcia blokowania $U_{DS(off)}$, jednocześnie wyznaczając wartości ładunku bramki dla wybranych przypadków:

- a) w programie Octave utworzyć nowy wykres o numerze 1 wydając polecenia

```
close all
figure(1)
```

- b) wczytać i przetworzyć zestaw przebiegów $\{i_G; u_{GS}; u_{DS}; i_D\}$ dla $I_G = 3 \text{ mA}$, $I_{D(on)} = 16 \text{ A}$ i napięcia $U_{DS(off)} = 120 \text{ V}$, zarejestrowany w pkt. 3.3/7, wydając polecenia

```
OscRecord=oscreadtbs('nazwa_pliku.csv');
OscRecord=oscdnoise(OscRecord);
OscRecord=oscfixcurrentzero(OscRecord, iId);
tBounds=timesegma3(OscRecord, iUgs, iId, UGSon, true)
```

w oparciu o wykres kontrolny potwierdzić poprawność wyznaczenia granic poszczególnych odcinków czasu;

- c) wykreślić przebieg napięcia bramka-źródło u_{GS} na wykresie numer 1 oraz umożliwić dodawanie na nim kolejnych przebiegów, wydając polecenia

```
figure(1)
oscsplotwfm(OscRecord, iUgs, 0, 1, 0, 'xl', 'opis_id')
hold on
```

gdzie *opis_id* należy zastąpić dowolnym łańcuchem znaków opisującym, że przebieg ten odpowiada wartości napięcia blokowania $U_{DS(off)} = 120 \text{ V}$.

- d) zapamiętać w osobnej zmiennej współrzędną czasową t_1 początku odcinka t_{GS1} wydając polecenie

```
t1=tBounds(1)
```

- e) powtórzyć pkt 2 dla obecnej zawartości zmiennych *OscRecord* i *tBounds* (a więc odpowiadającej $I_{D(on)} = 16 \text{ A}$ i $U_{DS(off)} = 120 \text{ V}$);
- f) powtórzyć ppkt b), tak by wczytać zestaw przebiegów $\{i_G; u_{GS}; u_{DS}; i_D\}$ dla tych samych wartości $I_G = 3 \text{ mA}$ i $I_{D(on)} = 16 \text{ A}$, ale dla napięcia $U_{DS(off)} = 80 \text{ V}$ – zarejestrowany w pkt. 3.3/4;
- g) na wykresie numer 1 dodać przebieg napięcia bramka-źródło u_{GS} z odpowiednim opisem, synchronizując początek odcinka t_{GS1} z poprzednio wykreślonym przebiegiem dla 120 V przez odpowiednie jego przesunięcie na osi czasu, wydając polecenia

```
figure(1)
oscplotwfm(OscRecord,iUGs,t1-tBounds(1),1,0,'x1','opis_id')
```

- h) powtórzyć ppkt. b) i g) dla $U_{DS(off)} = 40 \text{ V}$ (kolejny zestaw przebiegów zarejestrowany w pkt. 3.3/7);
- i) powtórzyć pkt 2 dla obecnej zawartości zmiennych *OscRecord* i *tBounds* (a więc odpowiadającej $I_{D(on)} = 16 \text{ A}$ i $U_{DS(off)} = 40 \text{ V}$);
- j) powtórzyć ppkt. b) i g) dla $U_{DS(off)} = 20 \text{ V}$ (kolejny zestaw przebiegów zarejestrowany w pkt. 3.3/7);
- k) podpisać obie osie współrzędnych wydając polecenia

```
xlabel('opis_osi_x')
ylabel('opis_osi_y')
```

- l) zamieścić uzyskany wykres w sprawozdaniu.

5. W oparciu o uzyskany wykres porównawczy oraz wyniki z tabeli 3, dokonać analizy wpływu napięcia blokowania $U_{DS(off)}$ na przebieg charakterystyki ładunku bramki, całkowity ładunek bramki $Q_{G(tot)}$ i jego składniki: Q_{GS1} , Q_{GS2} , Q_{GD} , $Q_{G(on)}$, $Q_{G(exc)}$ oraz poziom płaskiego odcinka napięcia $U_{GS(plt)}$; wyjaśnić ten wpływ (patrz podrozdz. 2.1).

Ze względu na ograniczoną dokładność przyrządów i metod pomiarowych, zmiany poniżej 10% należy uznać za wątpliwe.

5. Literatura

- [1] Napieralski A., Napieralska M.: *Polowe półprzewodnikowe przyrządy dużej mocy*. Warszawa: Wydawnictwa Naukowo-Techniczne, 1995.
- [2] Starzak Ł.: *Laboratorium przyrządów i układów mocy. Ćwiczenie 3P. Praca łącznikowa tranzystorów mocy*. Łódź: Politechnika Łódzka, 2019.