

Układy elektroniki przemysłowej

Ćwiczenie D1. Projekt przetwornicy podwyższającej napięcie

wer. 1.5.0

opracował: Łukasz Starzak

Politechnika Łódzka, Katedra Mikroelektroniki i Technik Informatycznych

I. Wprowadzenie

Założenia projektowe

- Przedmiotem projektu jest przetwornica o topologii podwyższającej, beztransformatorowej.
- Przetwornica docelowa będzie stabilizować napięcie na określonym poziomie U_o . Jednak na koniec obecnego etapu regulacja współczynnika wypełnienia będzie ręczna; układ automatycznej regulacji będzie zaprojektowany i dodany w drugiej części semestru na laboratorium z przedmiotu Przekształtniki elektroniczne.
- Napięcie wejściowe U_i oraz obciążenie I_o mogą się zmieniać w podanych granicach.
- Częstotliwość przełączania przetwornicy powinna być równa podanej ($\pm 10\%$).
- Przetwornica powinna pracować w trybie ciągłego przewodzenia prądu (CCM) w podanych zakresach zasilania i obciążenia.
- Współczynnik tętnienia prądu dławika powinien osiągać wartość optymalną dla obciążenia nominalnego.
- Tętnienie napięcia wyjściowego $\Delta u_o/U_o$ nie powinno przekraczać podanej wartości w podanych zakresach zasilania i obciążenia.
- Zasilanie układu sterowania należy zrealizować z wejścia mocy (U_i) poprzez liniowy stabilizator napięcia.
- Częścią projektu jest projekt dławika, który to element należy również skonstruować samodzielnie.

Uwagi perspektywiczne

- Forma skonstruowanego układu może podnieść ocenę, ale nie może jej obniżyć. Może być on złożony na płytce dedykowanej albo uniwersalnej. Należy wziąć pod uwagę, że prototyp może wymagać zmian, co okaże się dopiero na etapie testów.
- Obliczenia zaleca się prowadzić w arkuszu kalkulacyjnym lub pakiecie obliczeniowym ze względu na liczne sprzężenia między blokami projektu, z których może wielokrotnie wynikać konieczność ponownego przeliczenia większości poprzednich wyników. Naprawdę tak postępują inżynierowie.
- Zajęcia projektowe polegają głównie na konsultacji wyników uzyskanych *poza* godzinami zajęć. Program przedmiotu przewiduje na to dużą ilość pracy własnej. Być może nie wszystkim muszą się zajmować 2 osoby jednocześnie? Na prowadzenie prac konstrukcyjnych i pomiarowych można się umówić z prowadzącym lub kierownikiem laboratorium również poza godzinami zajęć (w granicach ich dostępności).

- Układ dobrze jest konstruować i testować stopniowo, a nie całość na sam koniec. Takie podejście zwiększy prawdopodobieństwo bezproblemowego uruchomienia. Nie należy czekać na realizację całego niezbędnego materiału na wykładach; jeżeli nie wiadomo jeszcze, jak zaprojektować określoną część układu, to należy się zająć konstrukcją i uruchomieniem części poprzedniej. W razie potrzeby, dodatkowe wyjaśnienia zostaną podane na laboratorium.

II. Warunki pracy i elementy obwodu mocy

Zasilanie + obciążenie + sterowanie

Parametry projektu (indywidualne):

- nominalne napięcie wejściowe $U_{i(nom)}$
- obliczyć granice zakresu napięcia wejściowego $\{U_{i(min)}; U_{i(max)}\} = \{U_{i(nom)} - \Delta U_i; U_{i(nom)} + \Delta U_i\}$
- obciążenie nominalne $I_{o(nom)}$
- obliczyć granice zakresu obciążenia $\{I_{o(min)}; I_{o(max)}\} = I_{o(nom)} \cdot \{100\% - \Delta I_o; 100\%\}$
- napięcie wyjściowe U_o (stałe w układzie docelowym)
- obliczyć zastępczą rezystancję obciążenia w warunkach znamionowych $R_{o(nom)} = U_o / I_{o(nom)}$
- obliczyć nominalną moc czynną wyjściową $P_{o(nom)}$
- częstotliwość przełączania f_s
- tętnienie napięcia na wyjściu $\Delta u_o / U_o$ (Δu_o – wartość międzyszczytowa)

Zakres sterowania

Obliczyć zakres współczynnika wypełnienia $D \{D_{min}; D_{max}\}$ wynikający z wartości U_i i U_o . Należy skorzystać ze wzoru łączącego współczynnik wypełnienia z napięciem wejściowym i wyjściowym, uwzględniającego spadki napięć na elementach półprzewodnikowych (patrz wykład z PiUSM). Jak wynika ze schematu blokowego, wymagana będzie co najmniej jedna kolejna iteracja z blokami *Najgorsze warunki* i *Tranzystor + dioda*. Obliczyć również współczynnik wypełnienia w warunkach nominalnych, czyli $U_{i(nom)}$, $I_{o(nom)}$.

W pierwszym przebiegu (przed doбором przyrządów) można założyć, że spadki napięć są zerowe lub przyjąć spadki typowe, np. 0,7 V na diodzie i 1 V na tranzystorze. W dalszych przebiegach ze wzoru należy skorzystać tak, by uzyskać najmniejszą możliwą wartość D_{min} i największą możliwą wartość D_{max} ; oznacza to przemyślane przyjęcie odpowiednio zerowych lub maksymalnych możliwych spadków napięć na elementach (uwzględniając rozrzut parametrów).

Najgorsze warunki

Ustalić, dla których skrajnych U_i i I_o (min/max) występują najgorsze warunki obciążenia przekształtnika (I_{pk}) dla danej topologii (patrz wykład z PiUSM). Z obliczonych granic D_{min} i D_{max} wybrać wartość dla najgorszego przypadku D_{wc} (*worst-case*).

Obliczyć charakterystyczne wartości prądu dławika: $I_{L(av)}$ (I_{dc}), Δi_L (I_{ac}) i $I_{L(pk)}$ (I_{pk}) w najgorszych warunkach przyjmując optymalny współczynnik tętnienia (patrz wykład z PiUSM).

Dławik (obliczenia)

Z równania dławika dla któregoś z taktów pracy (oba powinny dać ten sam wynik, dzięki czemu można sprawdzić poprawność obliczeń), obliczyć L wymagane do uzyskania tętnienia Δi_L i w konsekwencji optymalnego współczynnika tętnienia r_{opt} w najgorszych warunkach obciążenia.

Zgodnie z założeniem, należy również zapewnić pracę przetwornicy w trybie CCM (tj. z $r \leq 2$) dla

całego zakresu U_i i I_o , przy czym zakres U_i przekłada się bezpośrednio na zakres D . Aby to sprawdzić, należy:

- z wykresu dla rozważanej topologii (patrz wykład PiUSM) odczytać wartość D_{crit} , przy której tętnienie prądu jest maksymalne (jeżeli przy tej wartości przetwornica pracuje w trybie CCM, to będzie pracować również przy każdej innej);
- jeżeli wartość D_{crit} nie mieści się w przedziale $[D_{min}; D_{max}]$, to należy zamiast niej przyjąć najbliższe D z tego przedziału;
- z równania przetwornicy (tego samego, z którego została obliczona wartość D użyta następnie do wyliczenia indukcyjności L) obliczyć U_i , które odpowiada D_{crit} ;
- z równania dławika obliczyć ΔI_L ;
- obliczyć r_{max} – wartość dla D_{crit} i najgorszego (z punktu widzenia r) przypadku I_o .

Jeżeli r_{max} przekracza wartość krytyczną (ze względu na tryb CCM) $r_{crit} = 2$, należy zmienić wartość L tak, by jej nie przekraczała:

- z równania dławika dla D_{crit} i $I_{o(min)}$ obliczyć L takie, by $r_{max} < 2$ z zapasem np. 10%;
- z równania dławika obliczyć ΔI_L w najgorszych warunkach obciążenia (jak w bloku *Najgorsze warunki*);
- obliczyć r i ponownie $I_{L(pk)}$ w najgorszych warunkach.

W tym bloku obliczamy wyłącznie indukcyjność. Pozostałe parametry fizycznego dławika zostaną ustalone w bloku *Dławik (dobór)*.

Tranzystor + dioda

Oba elementy należy dobrać na:

- odpowiednie napięcie (stan blokowania) – maksymalne napięcie na przyrządzie wynika z topologii i wartości U_i i U_o (patrz wykład PE). Należy jednak uwzględnić możliwość awarii układu (np. zwarcia), w wyniku której na dowolnym przyrządzie wystąpić może maksymalne napięcie występujące w układzie – w tej topologii jest to U_o . Względem tej wartości konieczne jest dodatkowo zapewnienie odpowiedniego zapasu (patrz wykład PiUSM lub PiUM ćw. 6);
- odpowiedni prąd (stan przewodzenia) – również wynika z topologii (patrz wykład PE lub PiUSM). Należy przewidzieć przynajmniej minimalny zapas (10%) związany z rozrzutem parametrów pracy;
- odpowiednią szybkość przełączania – za bardzo dobry nominalny czas przełączania (t_r , t_f) tranzystorów o rozważanej mocy przetwarzanej i częstotliwości przełączania można uznać 50 ns, diod (t_{rr} , t_{fr}) – 25 ns; z kolei wartości 200 ns dla tranzystora i 100 ns dla diody należałoby już uznać za kiepskie. W przypadku tranzystorów warto zwrócić uwagę na rezystancję bramkową R_G , dla której podane zostały nominalne czasy przełączania – może wystąpić konieczność jej zwiększenia w celu ograniczenia prądu wyjściowego sterownika bramki (patrz również dalej nt. szacowania mocy strat);
- decyduje kryterium niskiej mocy strat (wysokiej sprawności urządzenia) i mniej złożonego układu chłodzenia (wymiarów i kosztu urządzenia). Zazwyczaj lepiej dobrać przyrząd ściślej według kryterium prądowego (gdyż przyrządy są optymalizowane pod kątem mocy strat przy prądzie znamionowym), a zawyżyć napięcie znamionowe (nawet znacząco, ale bez przesady – na pewno nie o rząd wielkości), niż odwrotnie.

Pamiętać o względnosci prądu maksymalnego (zależność od chłodzenia):

- w pierwszym przybliżeniu należy poszukiwać przyrządu dobierając prąd znamionowy na prąd tego przyrządu w projektowanym układzie w najgorszych warunkach;
- podstawowy prąd znamionowy diody jest prądem średnim. Prąd ten jest prądem dławika z wypełnieniem $1-D$, z czego wynika, że ostatecznie w tej topologii średni prąd diody nie zależy od D , co eliminuje rozważanie najgorszego przypadku (patrz wykład PE, PiUSM);
- podstawowy prąd znamionowy tranzystora MOSFET jest prądem skutecznym. Prąd ten jest prądem dławika z wypełnieniem D , natomiast wartość skuteczną prądu dławika można obliczyć znając jego wartość średnią i tętnienie (patrz wykład PiUSM);
- wzory na wartość średnią i skuteczną przebiegu o współczynniku wypełnienia D zostały podane na wykładzie z PiUSM (patrz też PiUM instrukcja 7A);
- w kontekście strat dynamicznych, tranzystor załącza się przy prądzie $I_{L(av)} - \Delta i_L$, zaś wyłącza przy prądzie $I_{L(av)} + \Delta i_L$ (patrz wykład z PE lub PiUSM). Daje to z dobrym przybliżeniem taki efekt, jakby oba przełączenia zachodziły przy $I_{L(av)}$;
- w drugim przybliżeniu wystarczy dokonać uproszczonych obliczeń przyjmując $T_c = \text{const}$ (patrz wykład PiUSM);
- ostatecznie będzie trzeba dokonać obliczeń przy założeniu $T_a = \text{const}$. Wymaga to wiedzy o układzie chłodzenia – patrz blok *Chłodzenie*; niekiedy wynik może doprowadzić do wniosku, że konieczny jest wybór innego przyrządu.

Będzie potrzebne oszacowanie mocy czynnej strat (całkowitej – tj. statycznych + dynamicznych, patrz wykład), oczywiście w najgorszych warunkach (z punktu widzenia danego przyrządu):

- w tranzystorze – uwzględnić charakter obciążenia odpowiadający rozważanemu układowi, a czasy przełączania przyjmując na podstawie nominalnych z karty katalogowej (patrz wykład PiUSM);
- w diodzie – patrz wskazówka wyżej. Parametrów $U_{F(TO)}$ i r_f nie trzeba znać – można odczytać U_f z charakterystyki dla znanego I_{av} . Wartość U_{off} potrzebna do strat dynamicznych wynika z topologii (w funkcji U_i i U_o – są jakieś najgorsze warunki);
- należy uwzględnić zależność spadku napięcia na przyrządzie w stanie przewodzenia od temperatury (patrz wykład PiUSM, instrukcja A21 oraz PiUM ćw. 6) – przyrząd powinien pracować bezpiecznie w każdych warunkach, a więc również przy maksymalnej możliwej mocy wydzielanej.

Jak wynika z powyższego, niniejszy blok należy rozpatrywać łącznie z blokiem *Chłodzenie*.

Chłodzenie

Osiągnięcie warunków pracy $T_c = 100\text{ °C}$ (patrz blok *Tranzystor + dioda*) będzie najprawdopodobniej niemożliwe bez zewnętrznego radiatora, szczególnie w przypadku tranzystora (chyba że wybrano go z bardzo dużym zapasem prądowym, co jednak może być z kolei nieekonomiczne). Należy to sprawdzić, weryfikując zachowanie warunków bezpiecznej pracy przy założeniu $T_a = \text{const}$ przyjmując, że docelowe urządzenie byłoby zamknięte w kieszko wentylowanej obudowie (patrz wykład PiUSM). Jeżeli nie są one zachowane bez radiatora, należy obliczyć jego wymaganą rezystancję cieplną $R_{\theta(s-a)}$. Następnie należy wybrać konkretny radiator o odpowiedniej rezystancji cieplnej; jeżeli jest to niemożliwe lub wybrany radiator jest nieakceptowalny ze względów ekonomicznych lub gabarytowych, należy wrócić do bloku *Tranzystor + dioda* i dobrać tranzystor o mniejszej faktycznej mocy strat lub większej dopuszczalnej mocy strat.

W przypadku diod w obudowie osiowej należy z kolei zwrócić uwagę na warunki chłodzenia, dla których obowiązują parametry katalogowe (patrz wykład PiUSM). Niekoniecznie mogą być one zachowane na płytce uniwersalnej (np. powierzchnia pól lutowniczych). Oprócz zaprojektowania i wykonania płytki drukowanej dla prototypu, rozwiązaniem może być maksymalne skrócenie wyprowadzeń i umieszczenie diody na płytce uniwersalnej w miejscu umożliwiającym dolutowanie blaszki miedzianej przynajmniej przy jednym z wyprowadzeń; jeżeli jednak podczas uruchamiania dioda taka ulegnie przegrzaniu, konieczny będzie powrót do bloku *Tranzystor + dioda* i dobranie innej, w obudowie umożliwiającej przytwierdzenie radiatora.

Zakres sterowania [2]

Po wyborze tranzystora i diody, należy wrócić do bloku *Zakres sterowania*, dokonać obliczeń z uwzględnieniem spadków napięć na tych przyrządach, a następnie przeliczyć wszystkie kolejne wyniki. Iteracje należy powtarzać do czasu, gdy w kolejnych iteracjach różnica w wartościach kluczowych parametrów pracy układu (np. $I_{L(av)}$, $P_{T(tot)}$, $P_{D(tot)}$) będzie mniejsza niż 10%.

Kondensator (obliczenia)

W tym bloku obliczamy wyłącznie wartość pojemności. Kondensator jako element rzeczywisty zostanie rozważony w bloku *Kondensator (dobór)*.

Ze wzoru na tętnienie napięcia wyjściowego Δu_o dla danej topologii (patrz wykład z PE, podręcznik lub internet), wyliczyć pojemność kondensatora wyjściowego C tak, aby w najgorszym (z punktu widzenia tętnienia) przypadku D tętnienie (wartość międzyszczytowa) nie przekroczyło założonego.

Należy uwzględnić, że tętnienie posiada dwa składniki: wynikający z pojemności C i wynikający z rezystancji szeregowej R_s . Na tym etapie wartość R_s nie jest znana, gdyż nie znamy nawet pojemności, a co dopiero konkretnego kondensatora. Dlatego można założyć, że pojemność i rezystancja mają po 50% wkładu w tętnienie napięcia, tj. jeżeli ze wzoru na Δu_o wynika określone tętnienie, to rzeczywiste będzie 2 razy większe. Zostanie to zweryfikowane po wykonaniu bloku *Kondensator (dobór)*.

Wartości kondensatora nie trzeba obecnie wyrównywać do typoszeregu. Gama dostępnych elementów silnie zależy od napięcia znamionowego, zaś tego rodzaju parametry zostaną uwzględnione w bloku *Kondensator (dobór)*.

Obwód mocy (weryfikacja)

Należy sprawdzić w drodze symulacji, w różnych warunkach (U_i , I_o):

- czy układ pracuje w trybie CCM,
- oraz czy wartość r (w najgorszych warunkach) jest w przybliżeniu zgodna z założeniem;
- czy zakres wartości $\{D_{min}; D_{max}\}$ jest zgodny z szacunkami (po uwzględnieniu mocy strat w elementach),
- oraz czy średni i szczytowy prąd dławika $I_{L(av)}$ i $I_{L(pk)}$ w najgorszych warunkach są zgodne z szacunkami;
- czy tętnienie $\Delta u_o/U_o$ w najgorszym przypadku nie wykracza poza założenia projektowe.

W symulacji należy zapewnić spełnienie założeń dotyczących warunków pracy układu, a przyjętych podczas obliczeń:

- obciążenie I_o odzwierciedlić przez odpowiednio obliczoną zastępczą rezystancję obciążenia

R_L ;

- wartość D w każdych warunkach dostosować (bez przesadnej dokładności – 0,005 będzie wystarczającą) doświadczalnie tak, aby zawsze uzyskiwać napięcie wyjściowe U_o .

Przy okazji potwierdzić, że faktycznie spełnione są założenia przyjęte na podstawie analizy teoretycznej topologii podwyższającej:

- największe obciążenie dławika występuje dla $D = D_{wc}$,
- największe tętnienie prądu dławika występuje dla $D = D_{crit}$,
- składowa $I_{L(dc)}$ zależy od I_o , zaś $I_{L(ac)}$ – nie zależy,
- średni prąd diody $I_{D(av)}$ w tej topologii nie zależy od D , a tylko od I_o , i wynosi w przybliżeniu $(1-D)I_{L(av)}$,
- średni prąd tranzystora $I_{T(av)}$ w tej topologii zależy od D i I_o i wynosi w przybliżeniu $DI_{L(av)}$.

Należy użyć wiarygodnych (tj. poprawnie oddających spadki napięć) modeli przyrządów półprzewodnikowych w najgorszych warunkach temperaturowych. Jeżeli z tego względu nie jest możliwe użycie modeli dostarczonych z symulatorem, należy użyć modeli idealizowanych kluczy, nadając ich parametrom wartości z kart katalogowych dobranych przyrządów półprzewodnikowych.

Jeżeli symulacje wykażą znaczące (większe niż 10%) odstępstwa od wyników obliczeń w kierunku większego obciążenia układu (np. prąd dławika) lub gorszej jego pracy (np. większe tętnienie napięcia wyjściowego), należy znaleźć źródło rozbieżności. Jeżeli nie jest nim błąd w obliczeniach lub w schemacie symulowanego obwodu, należy zmodyfikować projekt zgodnie z wynikami symulacji – np. przyjąć w obliczeniach szerszy zakres D , zwiększyć pojemność kondensatora C i oczywiście powtórzyć wszystkie kolejne obliczenia.

Sposób generacji sygnału sterującego tranzystorem nie ma wpływu na działanie obwodu mocy. Dlatego do tego celu wystarczy idealne źródło napięcia o przebiegu impulsowym (prostokątnym).